

Digitaltechnik II

SS 2006

Vorlesung mit begleitendem Praktikum

Klaus Kasper

Organisation des Praktikums

- Betreuung: Michael Müller, Klaus Kasper
- Ort: D10 0.31
- 14-tägig (6 Praktikumstage)
- 2er Gruppen

- Vorbereitung: Wahrheitstabellen, KV-Diagramme, Umformungen, Hintergrund
- Durchführung: Aufgaben werden einzeln testiert
- Protokoll: kurze Darstellung der Experimente in vollständigen Sätzen, Diskussion von Problemen

Praktikum (2B)

- Donnerstag 16:00h-17:30h (Start X: 23.3.06, Start Y: 30.3.06), Freitag 12:00h-13:30h (Start X: 24.3.06, Start Y: 31.3.06)
- 6 Aufgaben
- Aufgaben und Gerätebeschreibung unter:
www.fbi.h-da.de/organisation/personen/kasper-klaus/digitaltechnik-2/materialien-zur-veranstaltung-digitaltechnik-2.html

Praktikum (2C)

- Donnerstag 12:00h-13:30h, 14:15h-15:45h (Start X: 23.3.06, Start Y: 30.3.06)

- 6 Aufgaben

- Aufgaben und Gerätebeschreibung unter:

www.fbi.h-da.de/organisation/personen/kasper-klaus/digitaltechnik-2/materialien-zur-veranstaltung-digitaltechnik-2.html

1. Praktikum: Addierer

Themen: UND, ODER, XOR, XNOR, Halbaddierer, Volladdierer, KNF, DNF, algebraische Umformungen

Aufgabe 1

Erstellen Sie bitte die Wahrheitstabelle für die XOR-Funktion. Bitte notieren Sie die DNF und die KNF der XOR-Funktion. Bitte realisieren Sie die KNF mit Hilfe des Digi Board und überprüfen Sie die Funktion der aufgebauten Schaltung.

Aufgabe 2

Erstellen Sie bitte die Wahrheitstabelle für die XNOR-Funktion. Bitte notieren Sie die DNF und die KNF der XNOR-Funktion. Bitte formen Sie eine der beiden Darstellungen algebraisch so um, dass Sie die Schaltung ausschließlich mit NOR Gattern realisieren können. Bitte realisieren Sie die gefundene Schaltung und überprüfen Sie deren Funktion.

Aufgabe 3

Bitte erstellen Sie die Wahrheitstabelle für die Addition von 2 Zahlen mit jeweils einem bit ohne Berücksichtigung eines Carry_{in} (Halbaddierer). Finden Sie bitte eine effiziente Realisierung des Halbaddierers und überprüfen Sie Ihre Lösung mit Hilfe des Digi Board.

Aufgabe 4

Bitte erstellen Sie die Wahrheitstabelle für die Addition von 2 Zahlen mit jeweils einem bit unter Berücksichtigung eines Carry_{in} (Volladdierer). Notieren Sie bitte die zugehörige Wahrheitstabelle. Leiten Sie aus der Wahrheitstabelle eine effiziente Schaltung zur Realisierung des Volladdierers ab. Bitte realisieren Sie die von Ihnen gefundene Schaltung und verifizieren Sie deren Funktionalität.

Schein

- Erfolgreiches Praktikum (Vorbereitung, Ausarbeitung, 6 Aufgaben)
- Praktikum ist Zulassungsbedingung für die Klausur
- Online Belegung der Klausur bis 25.6.06
- Abmeldung bis 6.7.06
- Termin: Mo. 10.7.06, 8:30h

Überblick Digitaltechnik I

- Boole'sche Algebra (Grundlagen, Rechenregeln, KV-Diagramme)
- Schaltalgebra (Gatter z.B. OR, NOR)
- Schaltnetze (Analyse/Synthese, Addierer, Multiplexer)

Überblick Digitaltechnik II

- Schaltwerke (Flip-Flop, Schieberegister)
- Programmierbare Bausteine (EPROM, CPLD, FPGA)
- Speicherbausteine (RAM, ROM)
- Information und Codierung (Huffman-Codierung, Hamming-Distanz)
- Massenspeicher (HDD, CD, DVD)
- Automaten

Literatur

- Wietzke, J.; Digitaltechnik 1 & 2 (Skript).
- Beuth, K.; Beuth, O.; Digitaltechnik; Vogel Fachbuch; 2003.
- Siemers, Ch.; Sikora, A. (Hrg.); Taschenbuch Digitaltechnik; Fachbuchverlag Leipzig; 2003.
- Schiffmann, W.; Schmitz, R.; Technische Informatik 1 & 2; Springer Verlag; 2003.
- Fricke, K.; Digitaltechnik; Lehr- und Arbeitsbuch für Elektrotechniker und Informatiker; Vieweg; 2002.
- Deichelmann, H.; Digitaltechnik (Skript).

Schaltnetze vs. Schaltwerke

Schaltnetz: Ausgangszustand hängt nur vom aktuellen Eingangszustand ab

$$A = f(E)$$

Schaltwerk: Ausgangszustand kann von allen bisherigen Eingangszuständen abhängen

$$A = f(E(t_n), E(t_{n-1}), \dots, E(t_0))$$

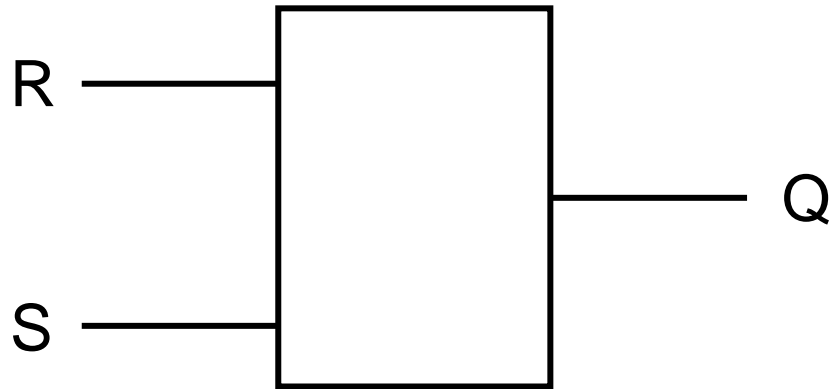
Schaltwerke

- sequentielle Schaltungen
- Rückkopplung von Ausgangszuständen auf die Eingänge einer Schaltung
- Realisierung eines Gedächtnisses
- Darstellung durch Zustandstabelle oder Zustandsdiagramm

Bistabiles System

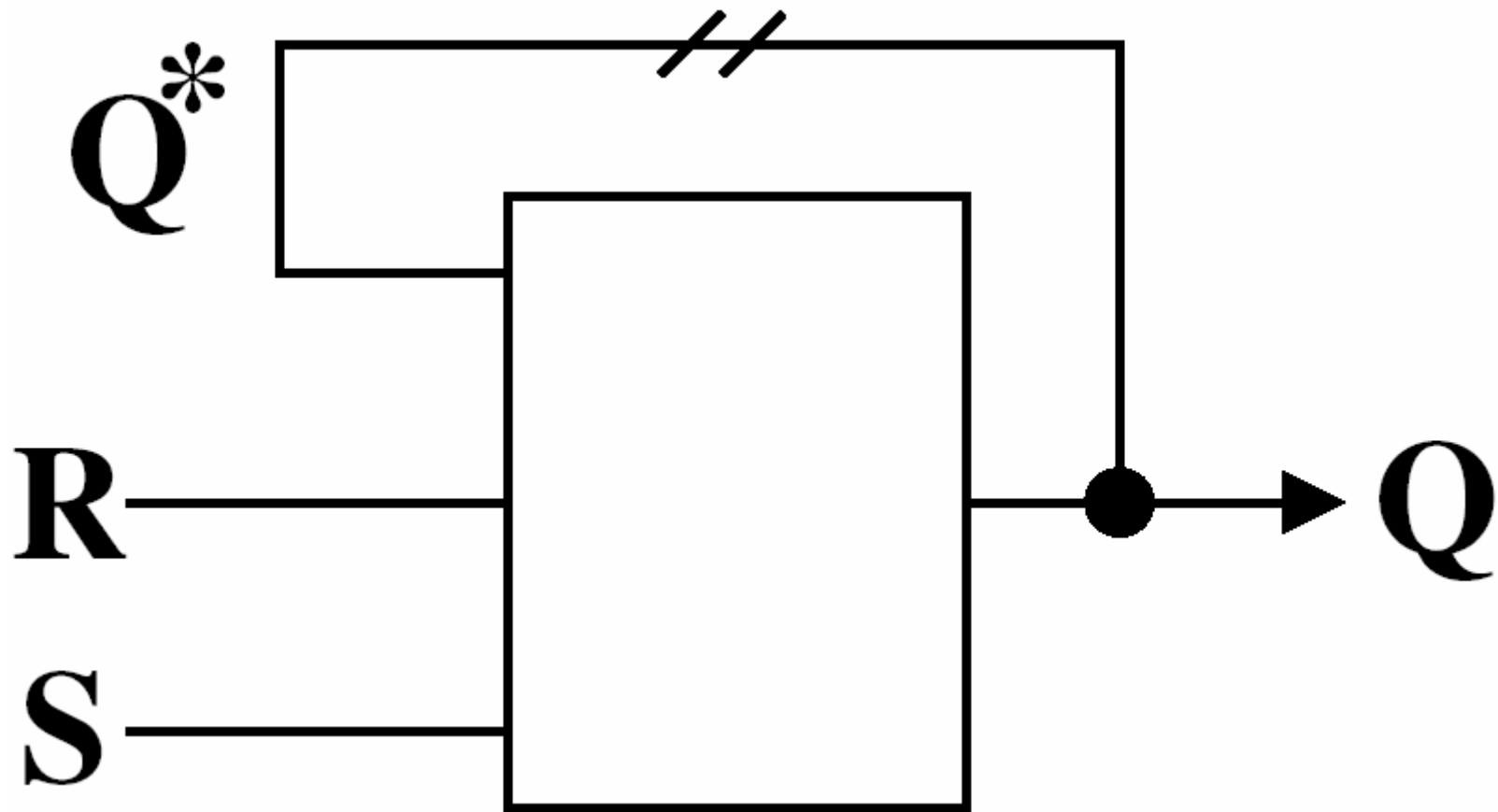
- Das System kann den Zustand 0 oder den Zustand 1 annehmen.
- Der Zustand kann von außen über die Eingänge gesetzt werden.
- Der Zustand kann am Ausgang abgefragt werden.
- Der gesetzte Zustand bleibt erhalten, wenn die Eingänge mit definierten Werten belegt werden.

Realisierung



S	R	Q_t
0	0	Q_{t-1}
0	1	0
1	0	1
1	1	-

Realisierung durch Verzögerung



Konstruktion SR-Latch I

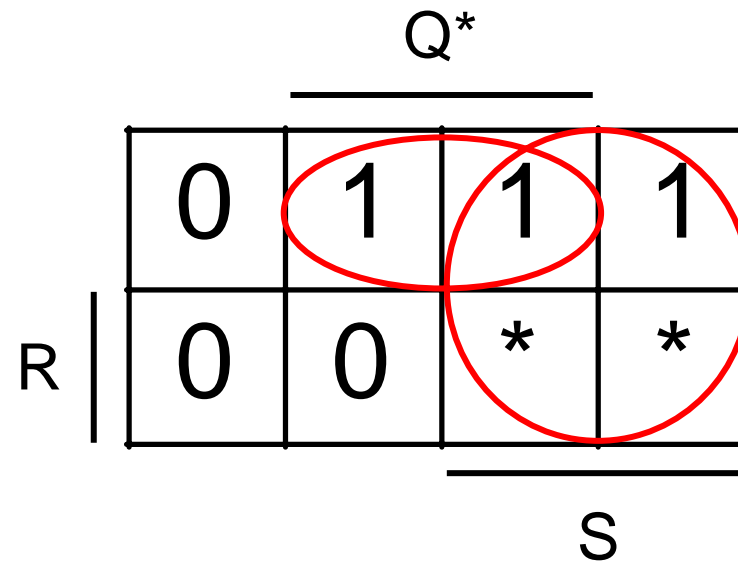
- Wahrheitstabelle
- Disjunktive Normalform
- Vereinfachung über KV-Diagramm
- Realisierung mit Gattern

Konstruktion SR-Latch II

S	R	Q*	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	*
1	1	1	*

Wahrheitstabelle

KV-Diagramm



$$S \vee (Q^* \wedge \bar{R})$$

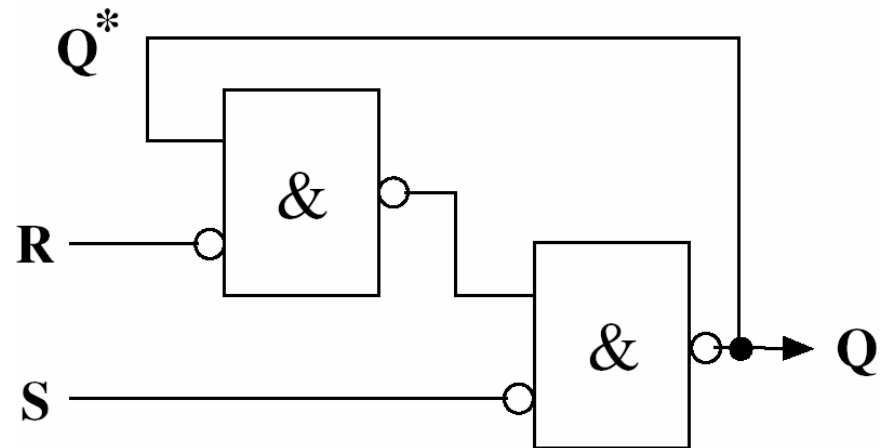
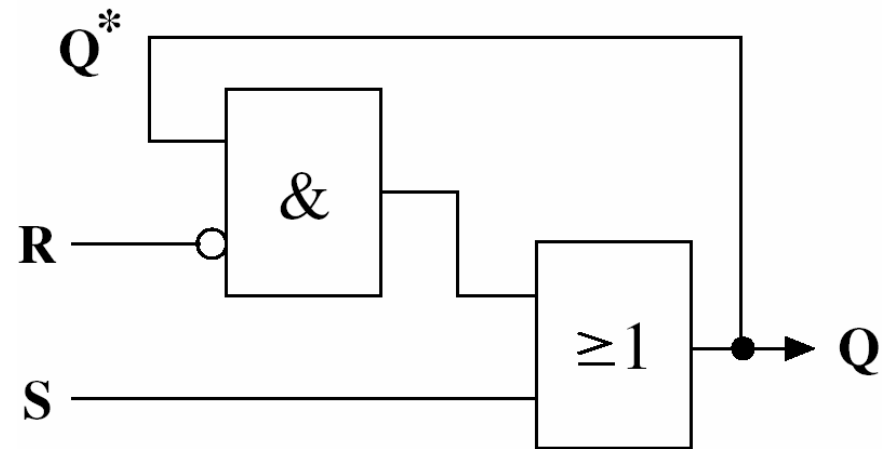
Konstruktion SR-Latch III

		Q^*		
		1	1	1
R		0	0	*
		0	*	*
			S	

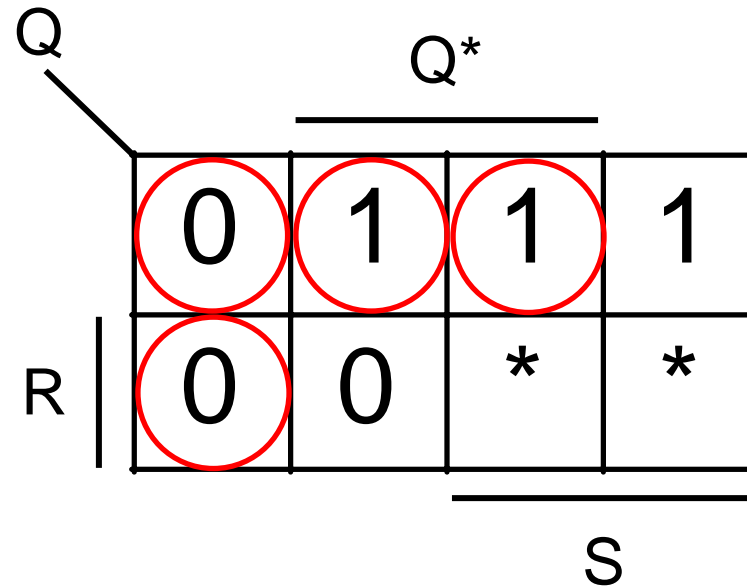
$$Q = S \vee (Q^* \wedge \bar{R})$$

$$Q = \overline{\overline{S \vee (Q^* \wedge \bar{R})}}$$

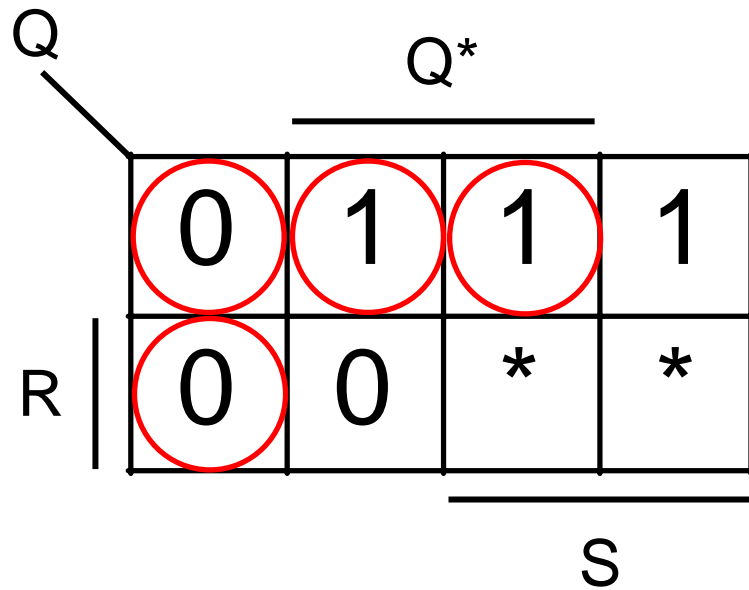
$$Q = \bar{S} \wedge (Q^* \wedge \bar{R})$$



Markieren stabiler Zustände

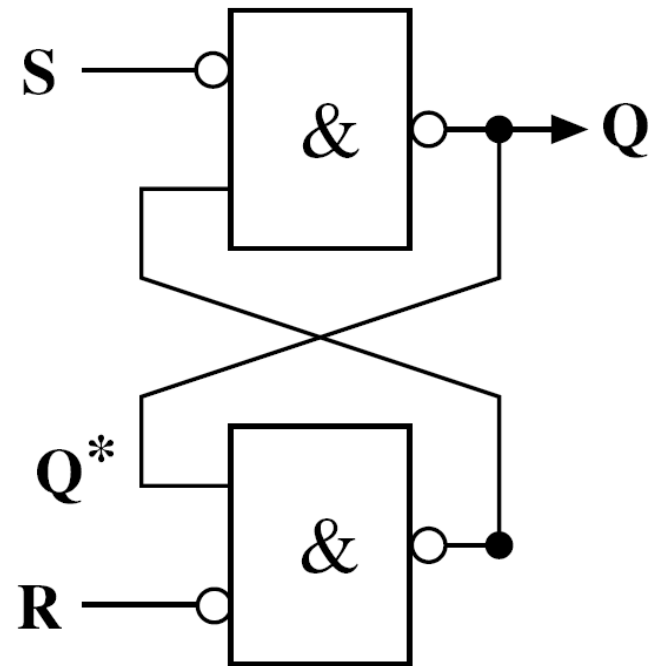
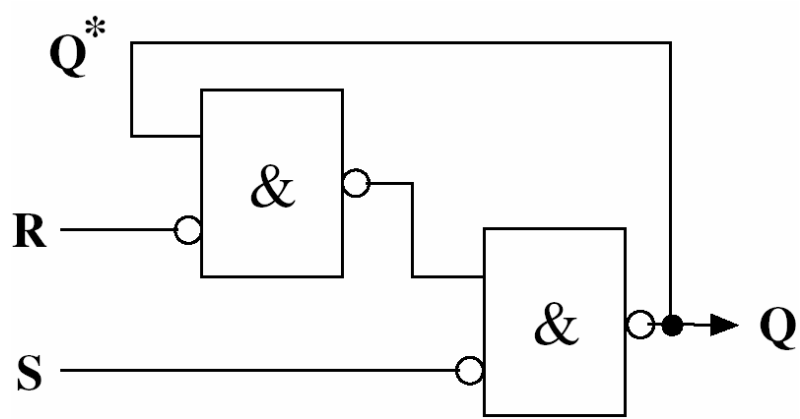


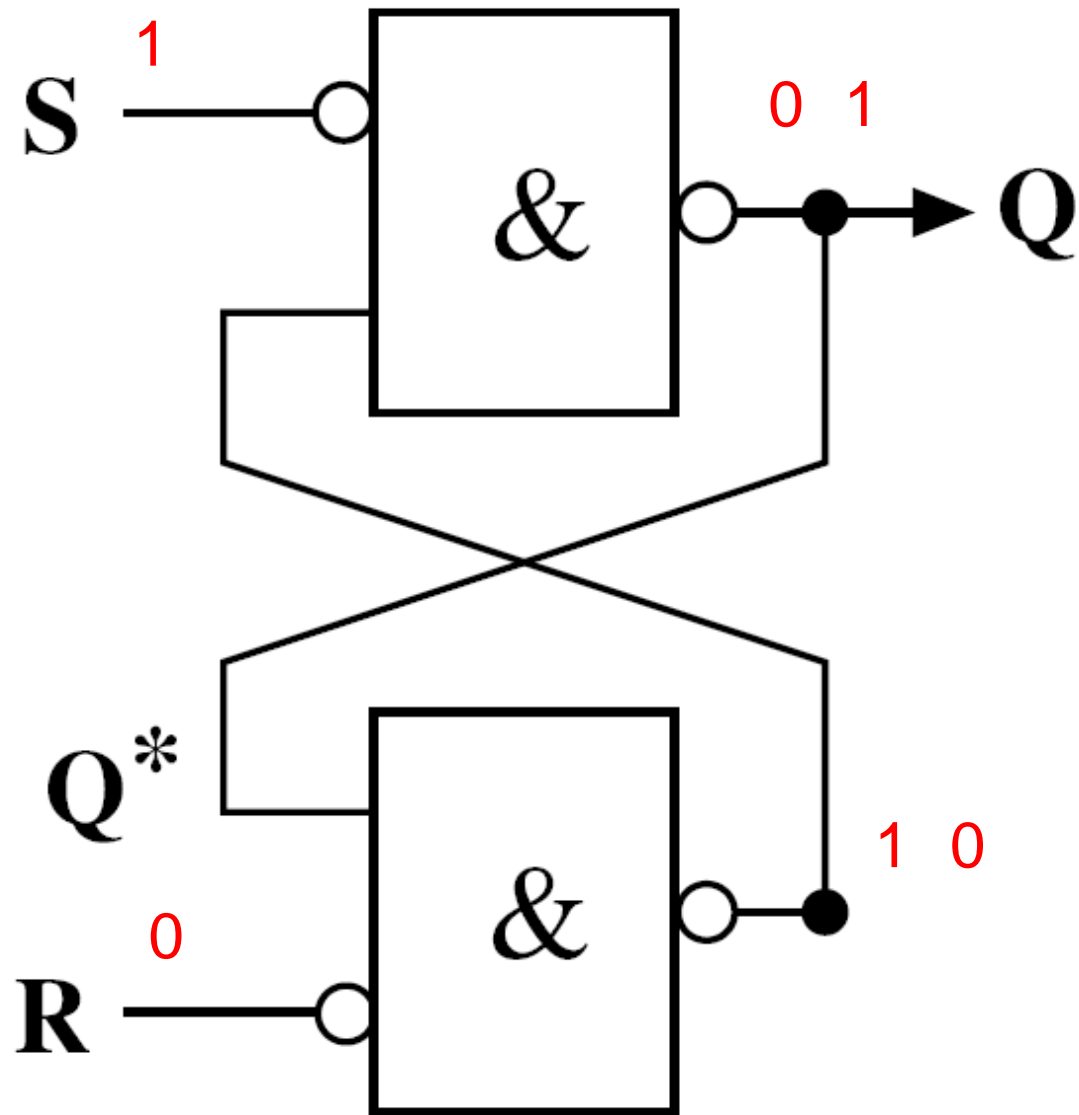
Nomenklatur

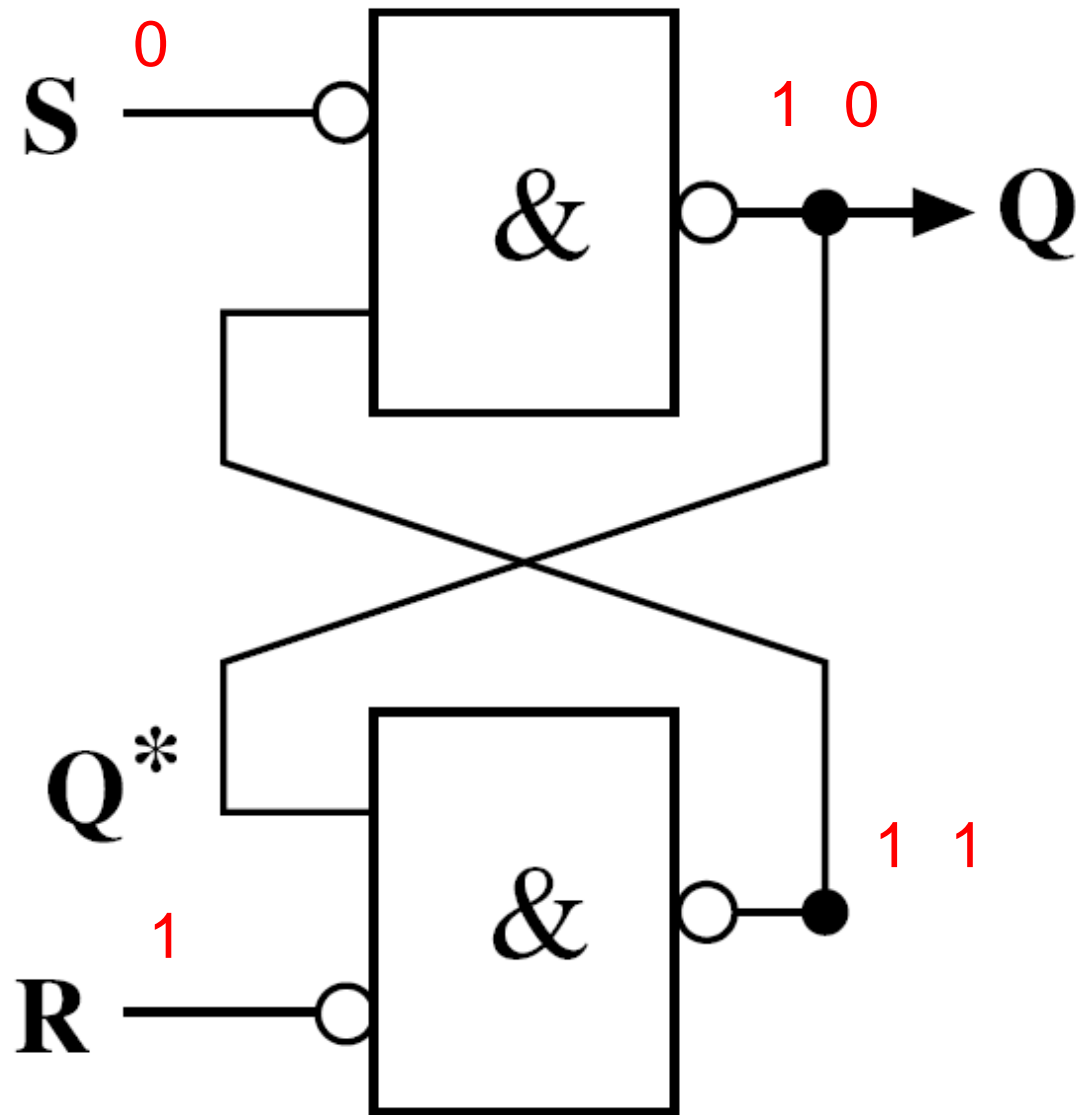


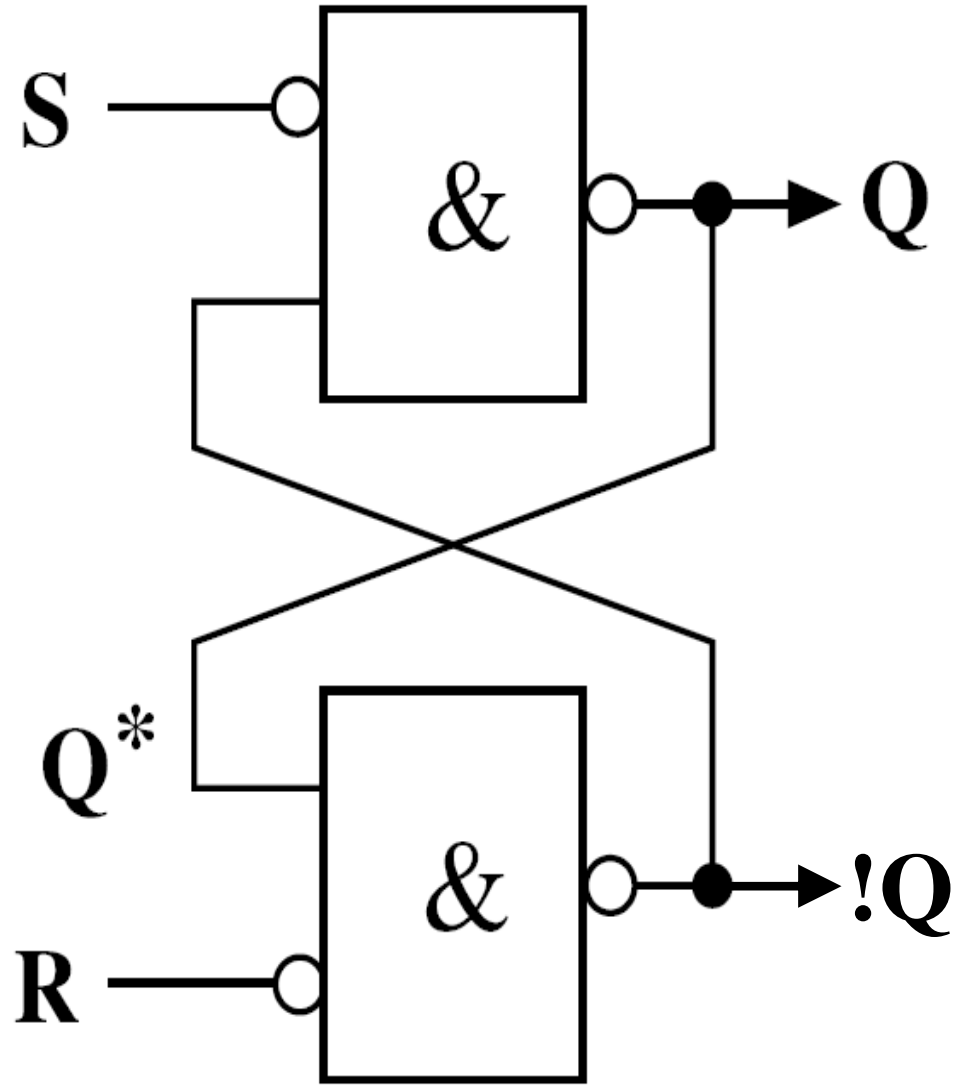
S	R	Q	Bezeichnung
0	0	Q*	Speichern
0	1	0	Rücksetzen (Reset)
1	0	1	Speichern (Set)
1	1	-	Verboten

NAND SR-Flip-Flop

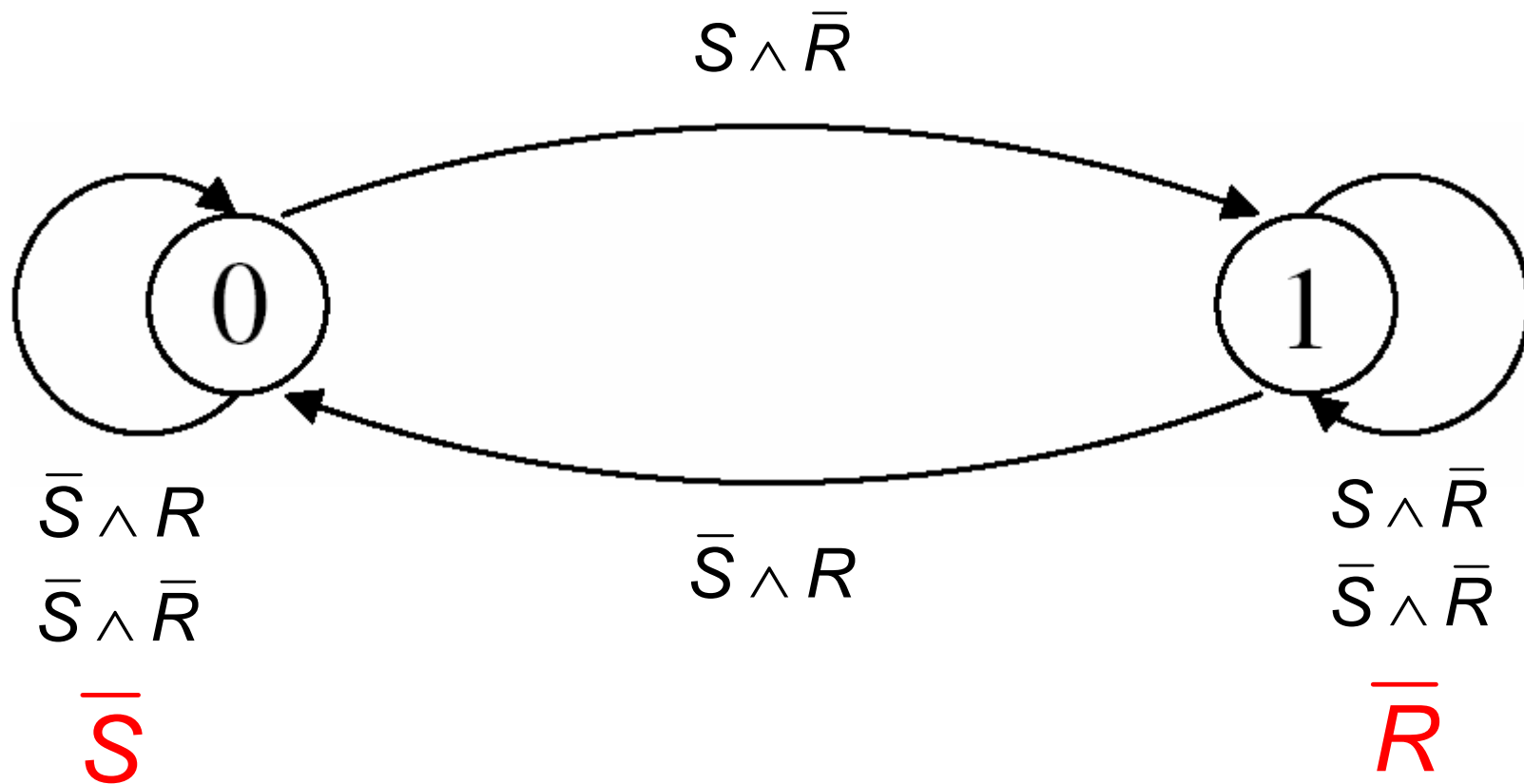








Zustandsdiagramm für SR-Latch



SR-Latch

- einfaches Speicherelement zur Aufnahme der binären Werte 0 oder 1
- hier nicht getaktet
- allgemein: Bistabile Kippstufe (Flip-Flop)
- Hazards und Läufe werden später betrachtet

Übungsaufgabe

Konstruktion eines SR-Latch mit NOR Gattern