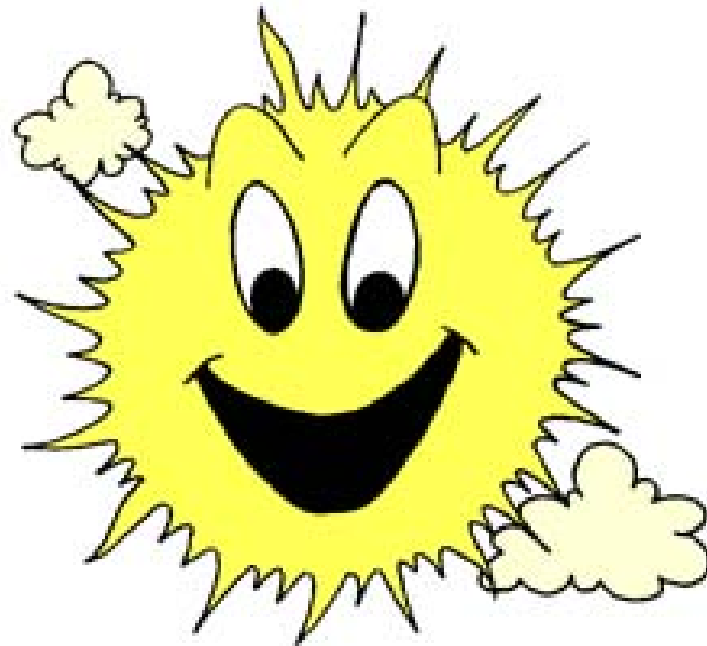
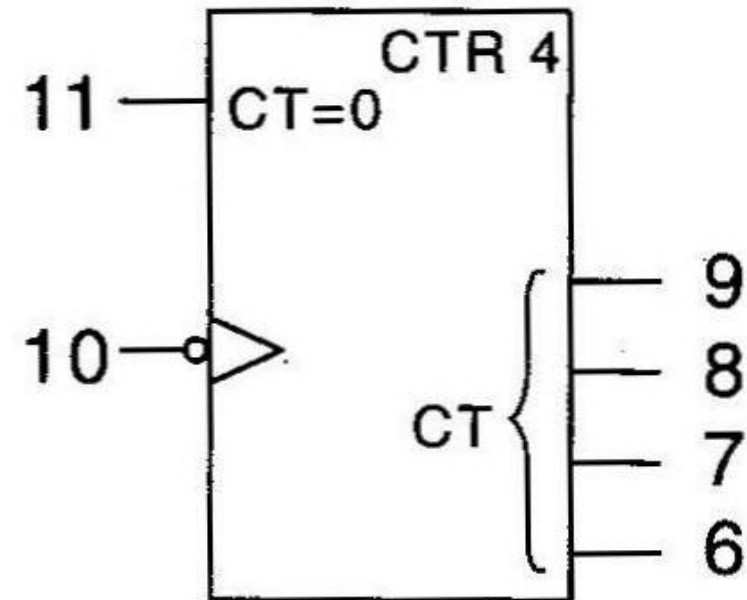
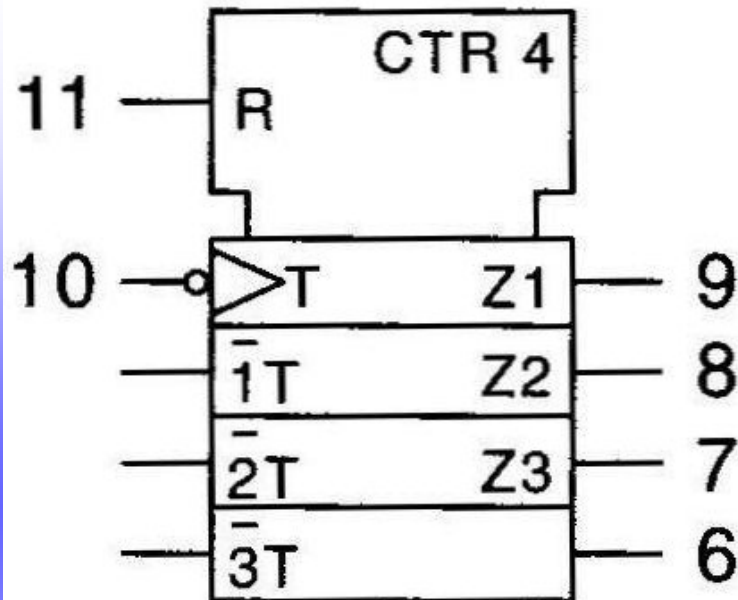


Wiederholung der 6. Vorlesung



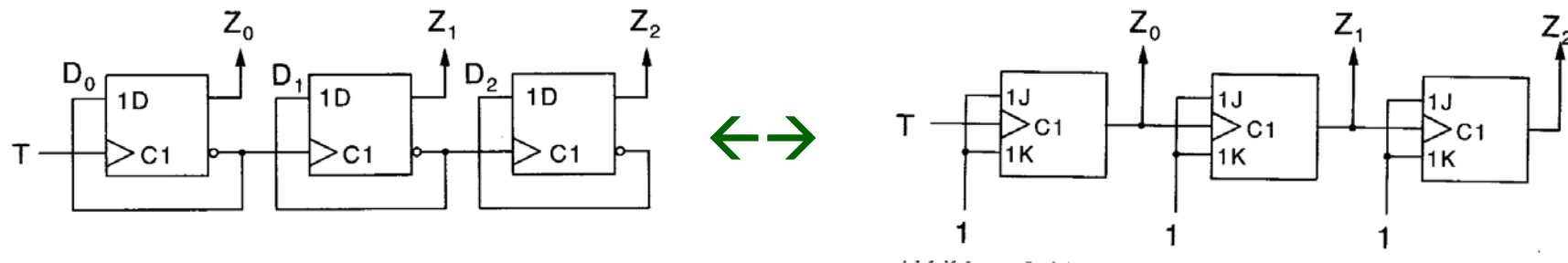
- Spezielle Schaltwerke: welche?

11. Asynchrone Zähler (2) Schaltzeichen



Anmerkung: 4-Bit Binärzähler tragen auch oft die Bezeichnung **CTRDIV16**, also Zähler, der durch 16 teilt

11. Asynchrone Zähler (3)

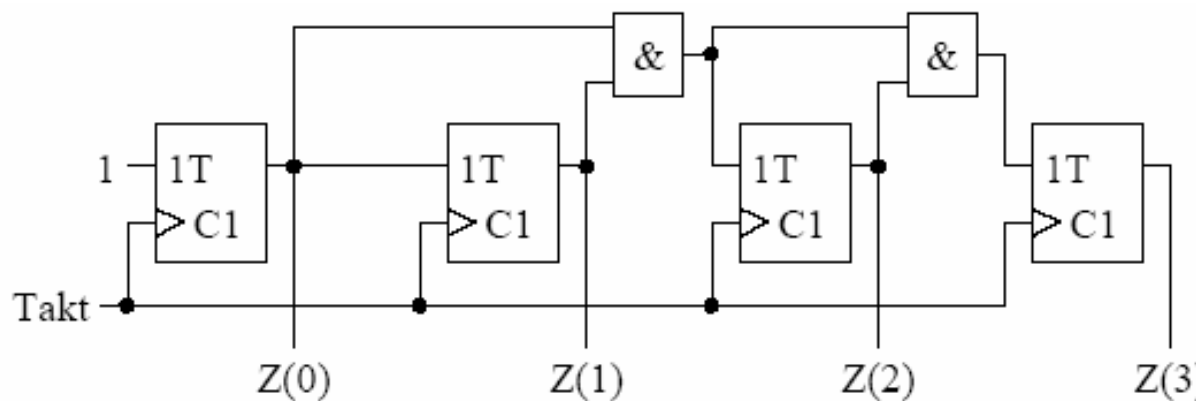


Beim asynchronen Zähler verbindet man den **Ausgang** des vorhergehenden Flip-Flops mit dem **Takteingang** des nachfolgenden Flip-Flops. Dann wird das nachfolgende Flip-Flop mit der halben Frequenz seines Vorgängers getaktet und wechselt somit auch nur halb so häufig seinen Zustandswert.

Man beachte die **Verzögerung**, die sich **von Ausgang zu Ausgang** ergibt. Sie resultiert daher, dass ein Ausgang als Taktsignal der nächsten Zählerstufe verwendet wird. Durch diese Verzögerungen wird am Ausgang nun **nicht sauber hochgezählt**, sondern an den Übergängen ergeben sich **kurzzeitig falsche Zählerwerte**.

11. Synchrone Zähler

Bei einem synchronen Zähler wird ein Zählimpuls allen Flip-Flops gleichzeitig zugeführt. Ein derartiger Zähler ist aber etwas aufwändiger als ein asynchroner Zähler.

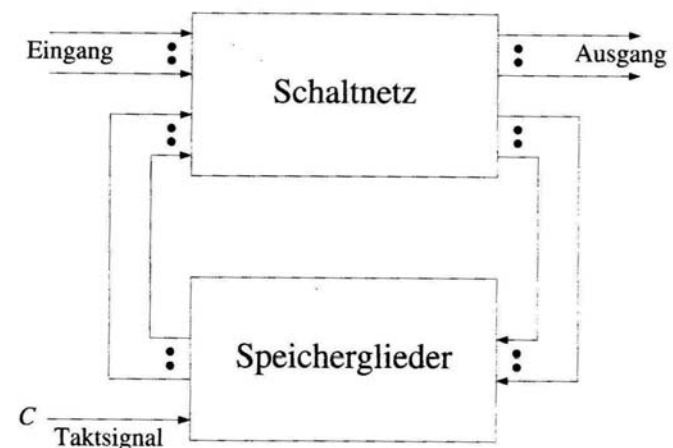


$$\begin{aligned}
 T(0) &= 1 \\
 T(1) &= Z(0) \\
 T(2) &= Z(0) \wedge Z(1) \\
 &= T(1) \wedge Z(1) \\
 T(3) &= Z(0) \wedge Z(1) \wedge Z(2) \\
 &= T(2) \wedge Z(2)
 \end{aligned}$$

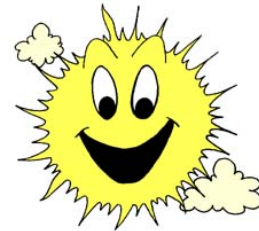
Wiederholung synchrones

Schaltwerk:

- Schaltnetz
- Speicherglieder



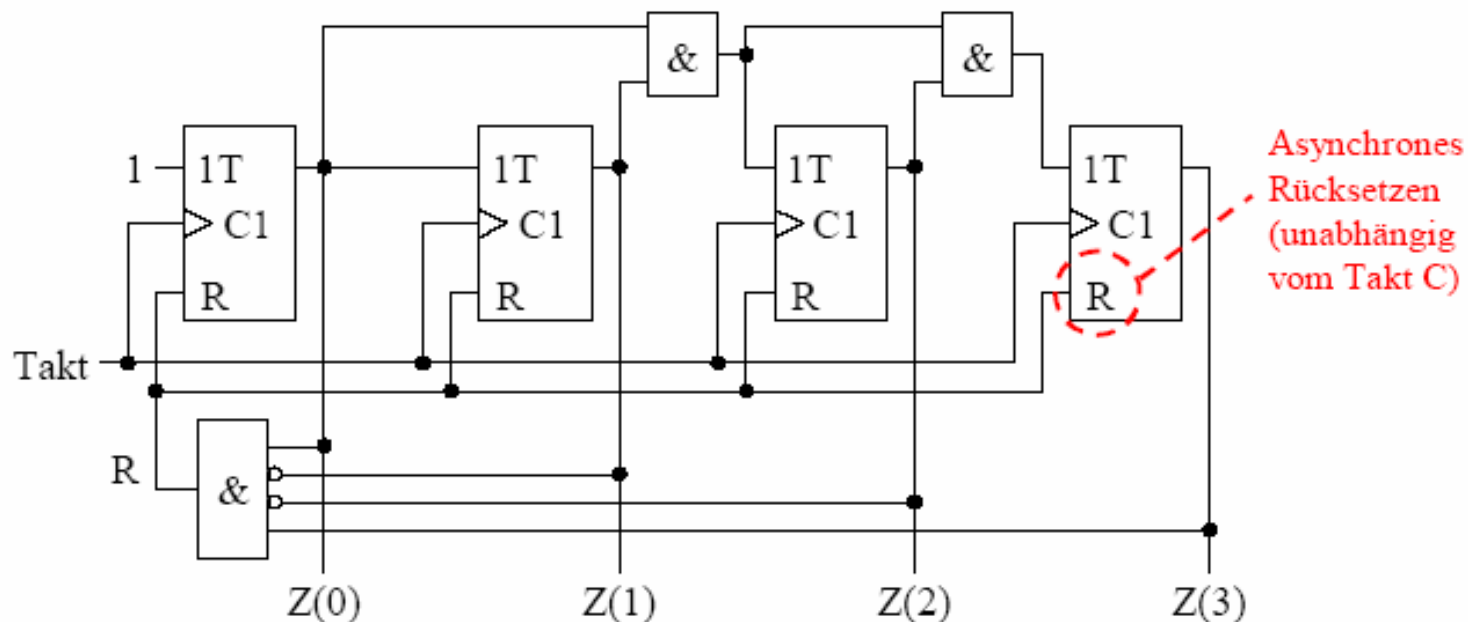
Ende der Wiederholung



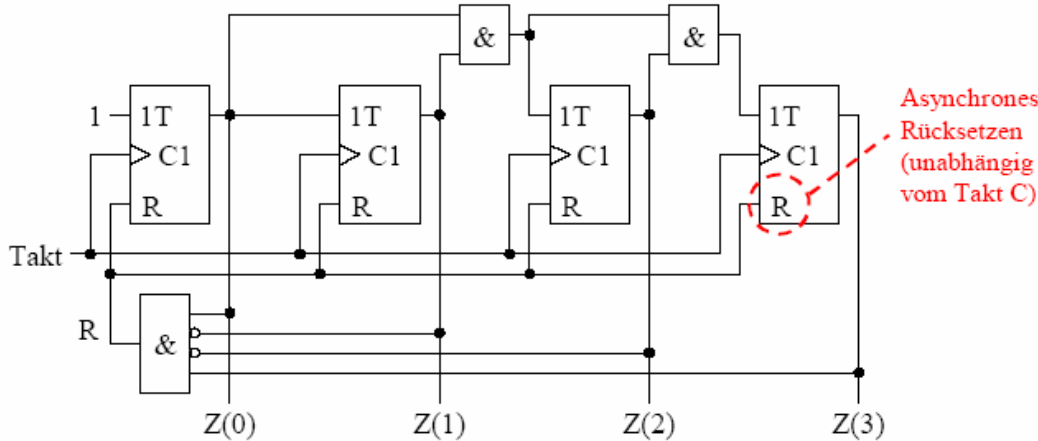
11. Modulo-N Zähler

Bisweilen werden Zähler benötigt, welche bis zu einem bestimmten Wert N zählen. Sobald dieser Wert N erreicht ist, soll der Zähler wieder auf 0 zurückgesetzt werden.

Dies erreicht man durch eine UND-Verknüpfung der Ausgänge, die ein Rücksetzen aller Zähler bewirkt.

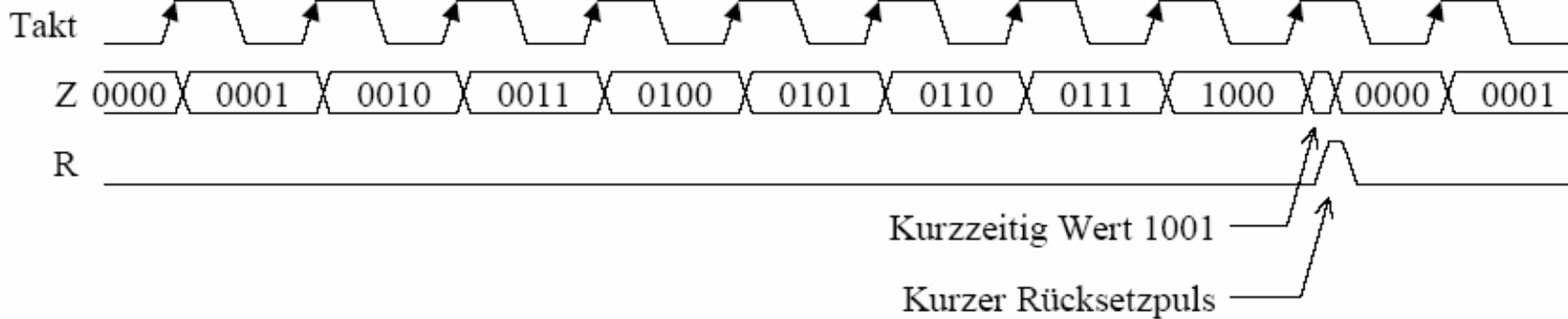


11. Modulo-N Zähler (async. Rücksetzen)



Asynchrones Rücksetzen (unabhängig vom Takt C)

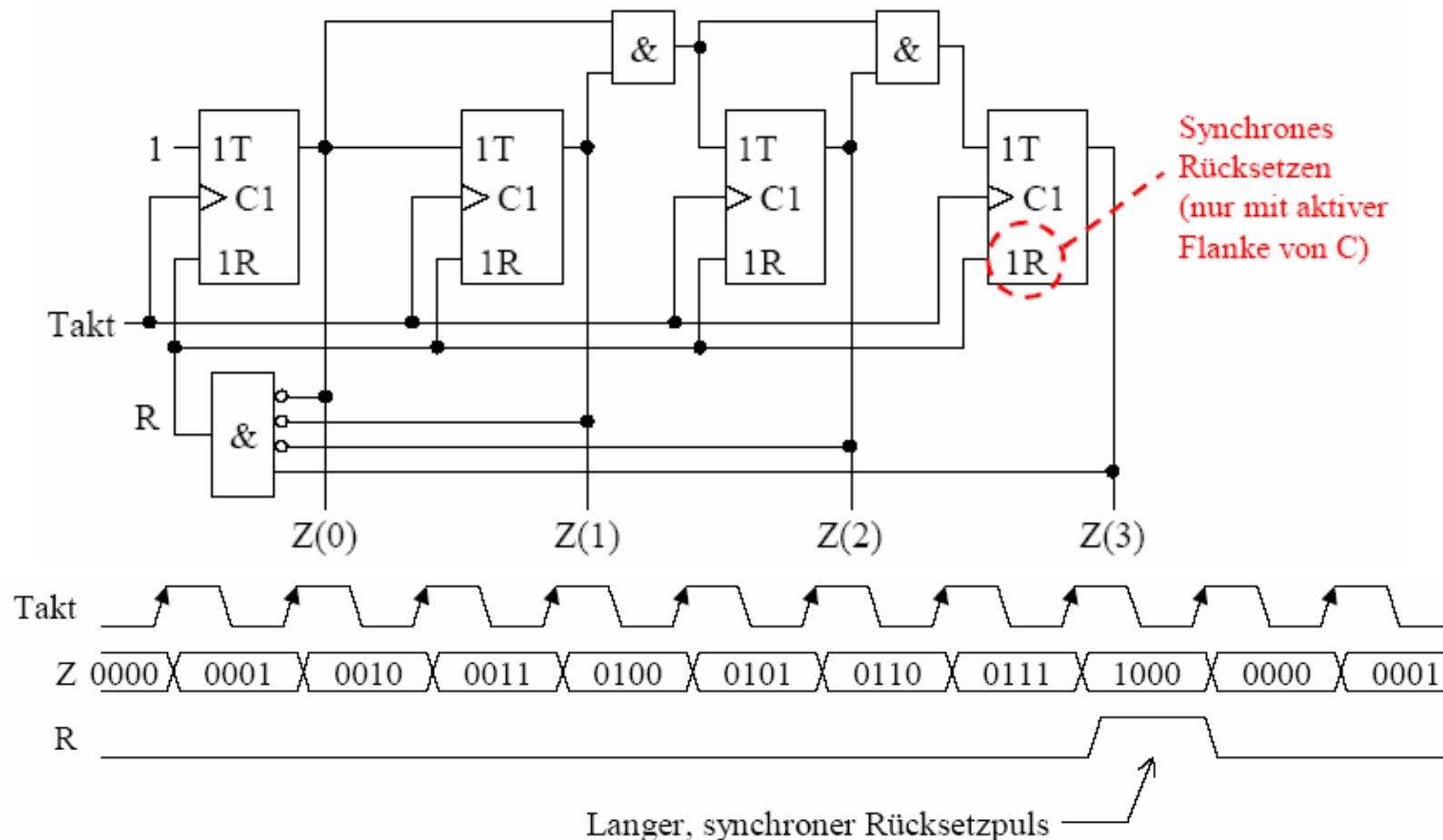
Asynchrones Rücksetzen kann Probleme machen!



Wie kann das kurzzeitige Auftreten eines falschen Wertes an den Ausgängen des Zählers vermieden werden?

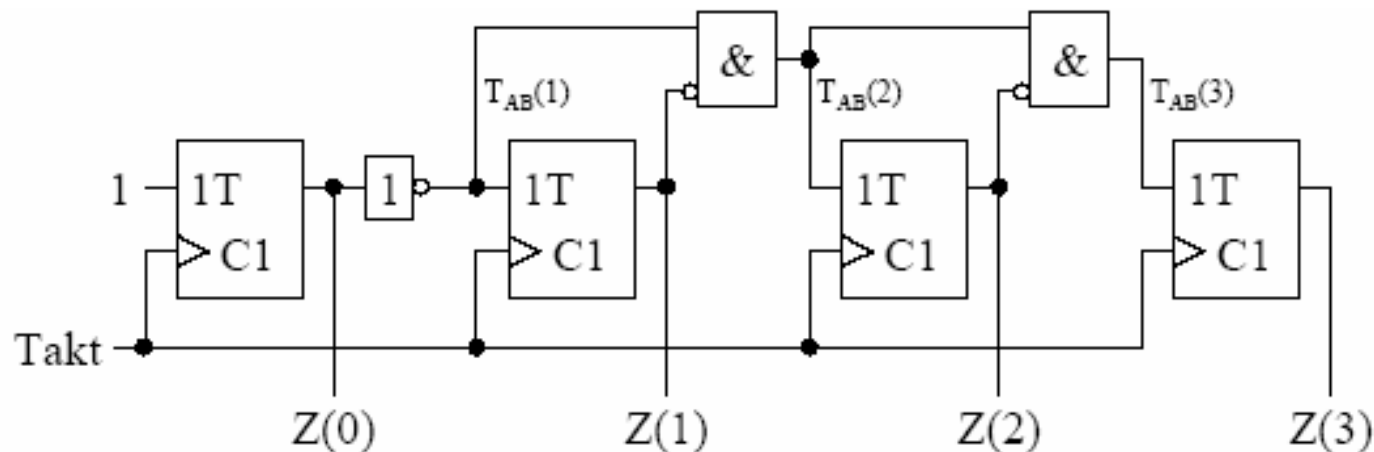
11. Modulo-N Zähler (synchr. Rücksetzen)

Beim synchronen Rücksetzen ermittelt man den Wert N-1 durch ein UND-Gatter und wählt Flip-Flop-Typen mit einem synchronen Rücksetzeingang.

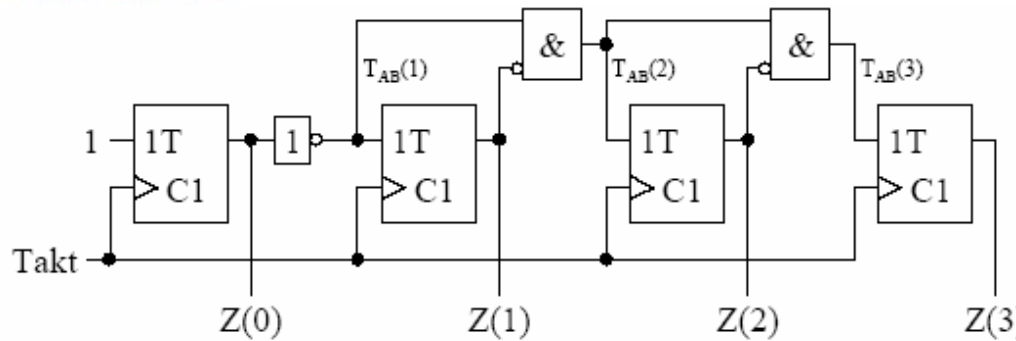


11. Rückwärtszähler

Durch Invertierung von Eingängen der UND-Gatter, mit denen die Wechsel-Bedingung der T-Flip-Flops ermittelt wird, kann beispielsweise der zuvor besprochene 4-Bit Aufwärtszähler in einen Abwärtszähler umgewandelt werden:



11. Rückwärtszähler (2) Analyse mit Tabelle

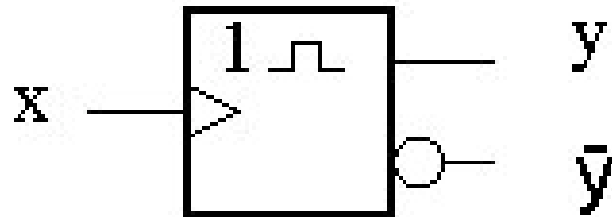


$$\begin{aligned} \text{TAB}(0) &= 1 \\ \text{TAB}(1) &= \neg Z(0) \\ \text{TAB}(2) &= \text{TAB}(1) \wedge \neg Z(1) \\ \text{TAB}(3) &= \text{TAB}(2) \wedge \neg Z(2) \\ \text{TAB}(i) &= \text{TAB}(i-1) \wedge \neg Z(i-1) \end{aligned}$$

Z3	Z2	Z1	Z0	Tab (3)	Tab (2)	Tab (1)
0	0	0	0	1	1	1
1	1	1	1	0	0	0
1	1	1	0	0	0	1
1	1	0	1	0	0	0
1	1	0	0	0	1	1
1	0	1	1	0	0	0
1	0	1	0	0	0	1
1	0	0	1	0	0	0
1	0	0	0	1	1	1
0	1	1	1	0	0	0
0	1	1	0	0	0	1
0	1	0	1	0	0	0
0	1	0	0	0	1	1
0	0	1	1	0	0	0
0	0	1	0	0	0	1
0	0	0	1	0	0	0

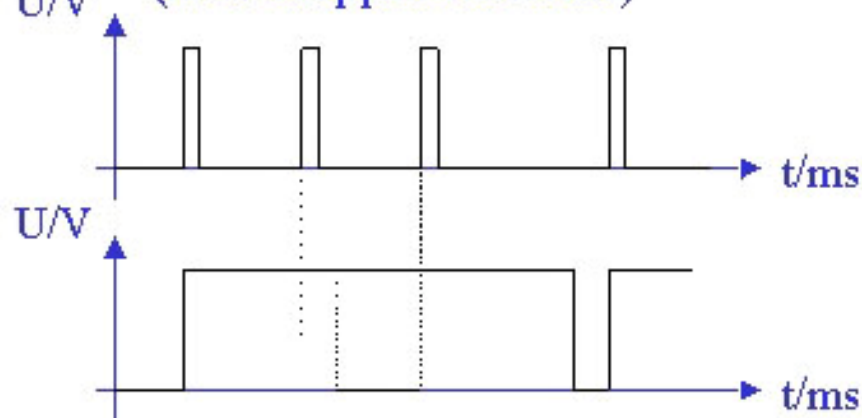
Weitere digitale Grundschaltungen ...

10.1 weitere Kippschaltungen: Monoflop

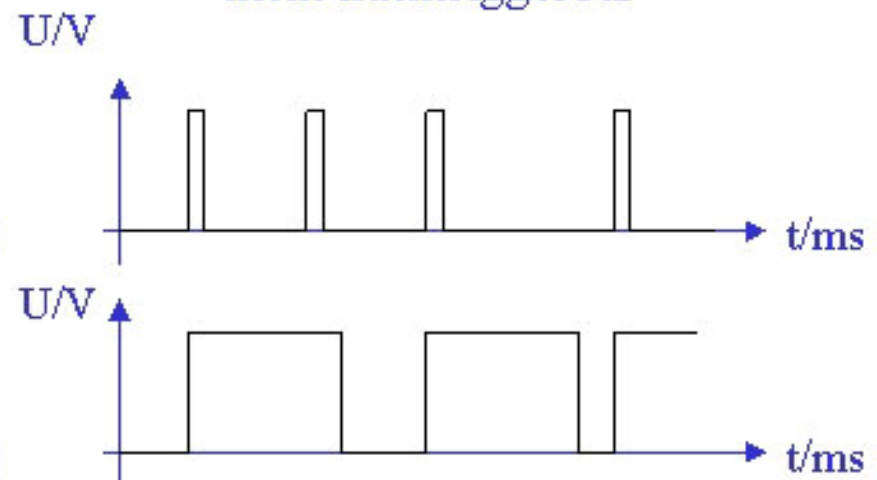


- wechselt auf Taktimpuls seinen Logikzustand
- **kippt** nach Verweildauer wieder **zurück** in Ausgangszustand
- **Verweildauer** wird meist durch externe Beschaltung mit R und C eingestellt.
- 2 Arten des Verhaltens

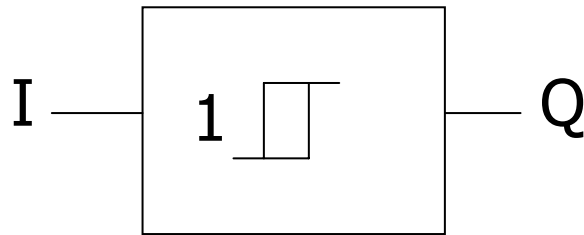
nachtriggerbar
(z.B. Treppenhauslicht)



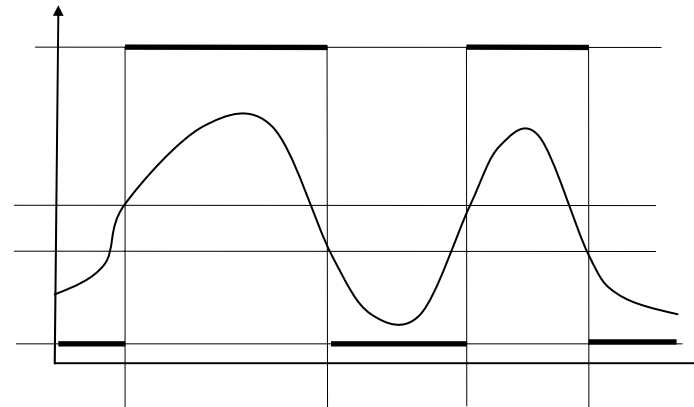
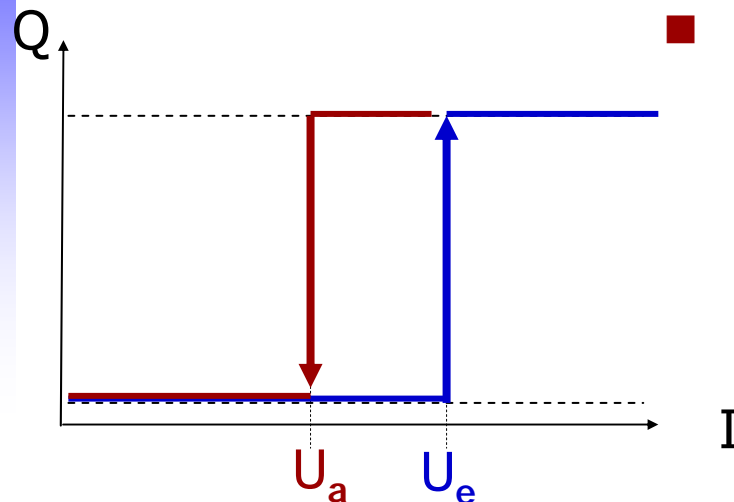
nicht nachtriggerbar



10.1 Schmitt-Trigger

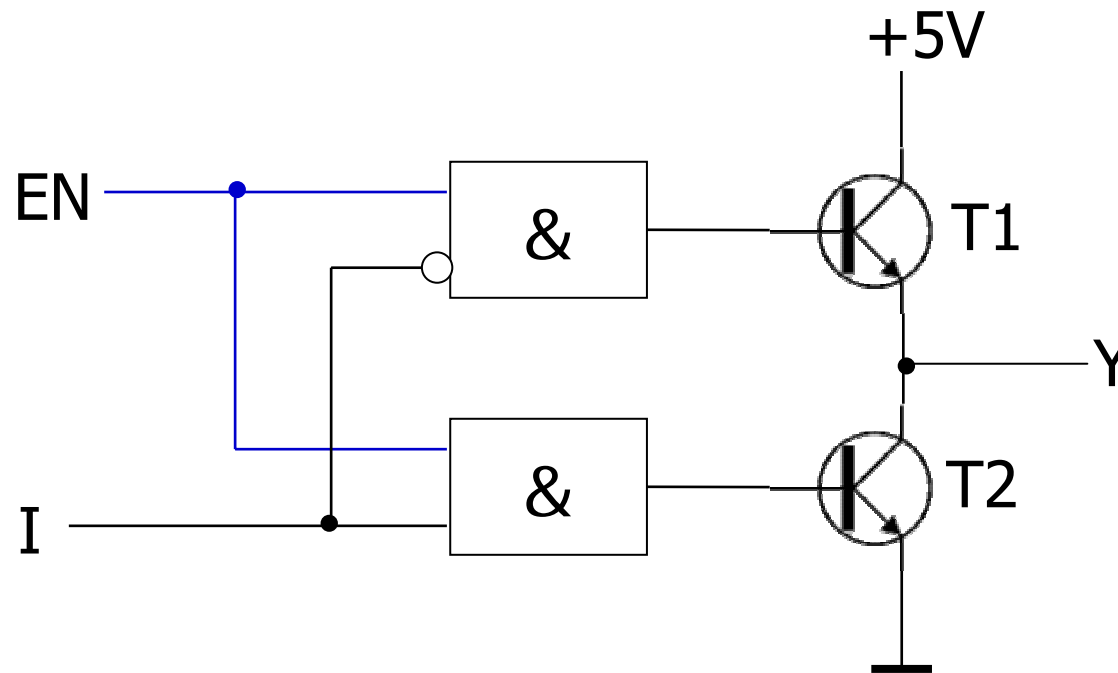


- Eingang I, Ausgang Q
- schaltet bei **Überschreiten** der Eingangsspannung U_e den Ausgang auf High, d.h. 1
- schaltet bei Unterschreiten der Eingangsspannung U_a den Ausgang auf Low, d.h. 0
- = **Hysterese**
- analoge Signale → digitale Pegel



7.3 TTL Tri-State Ausgangsschaltung

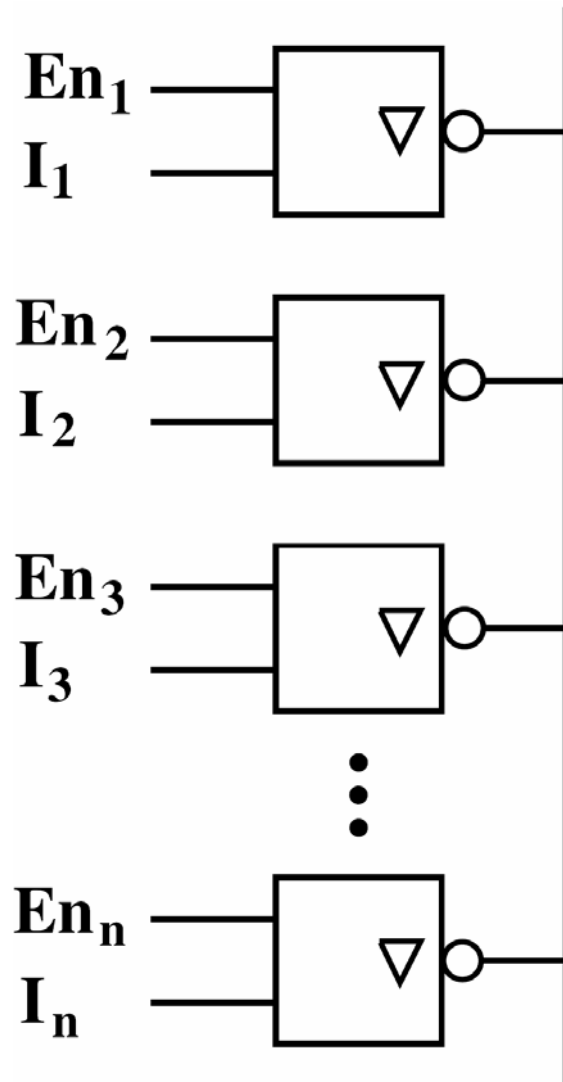
Ein Tri-State Ausgang kann neben den logischen Pegeln H und L auch noch den Zustand X=„Hochohmig“ annehmen.



- EN = High
 $Y = \neg I$
 Schaltung arbeitet als Inverter
 - I=Low, AND1=H
 T1 offen $\rightarrow Y = H$
 - I=High, AND2=H
 T2 offen $\rightarrow Y = L$
- EN = Low
 beide Tr. sperren
 $\rightarrow Y = \text{hochohmig}$

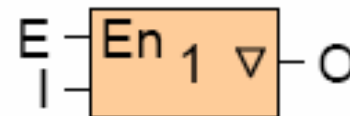
Wichtige Anwendungsfälle von **Tri-State-Schaltungen** sind, wenn mehrere Gatterausgänge zusammengeschaltet sind und wahlweise eines dieser Gatter den logischen Zustand bestimmen sollen. \rightarrow **Bussysteme**

Tri-State-Gatter

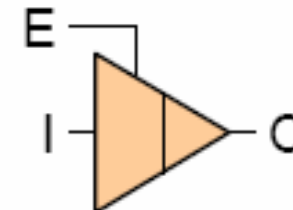


Bus

Tri-State- Gatter können neben den beiden logischen Ausgangspegeln **Low** und **High** einen **dritten hochohmigen Zustand** annehmen.



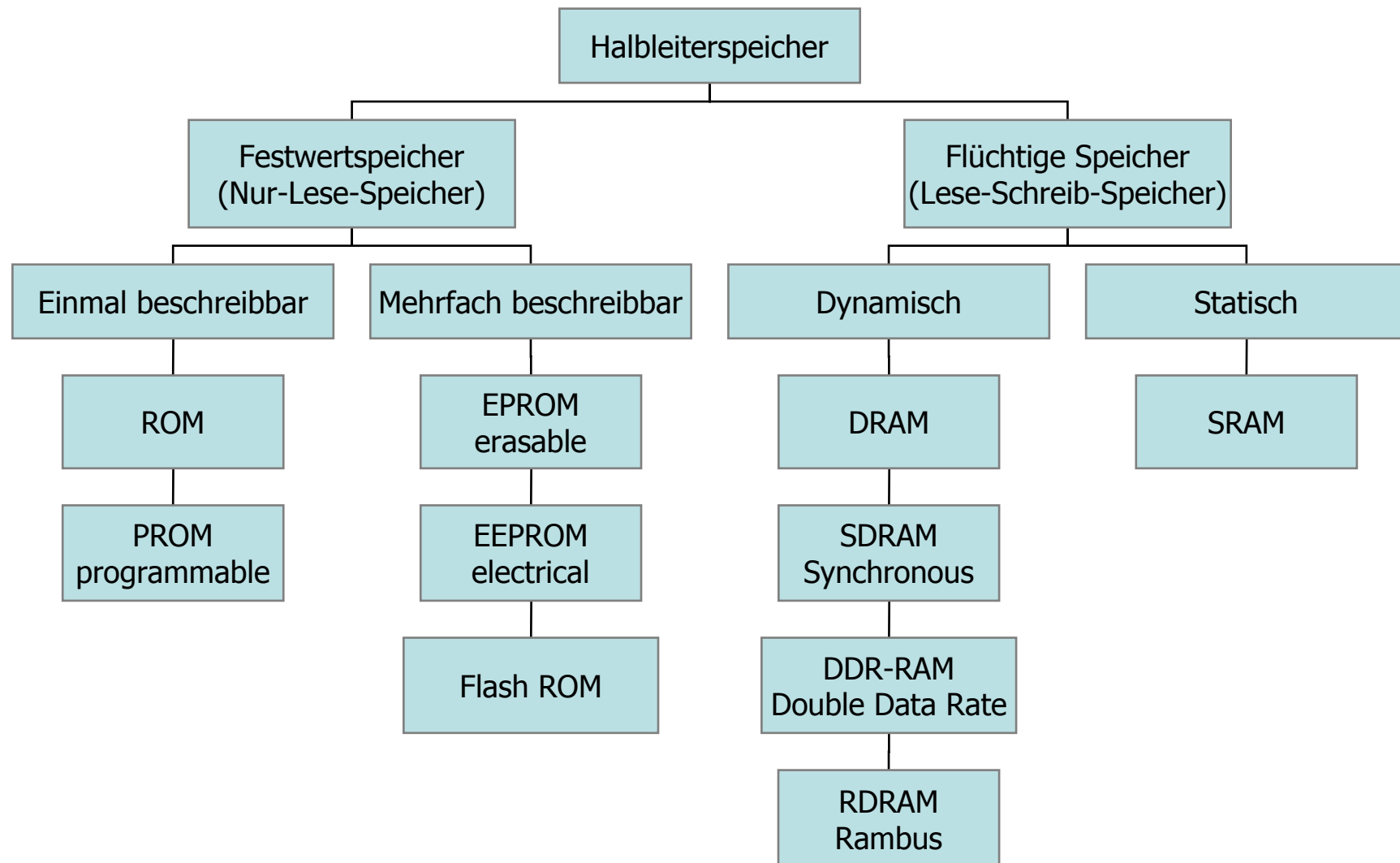
DIN-Schaltsymbol



Altes Schaltsymbol

16. Speicher

Übersicht



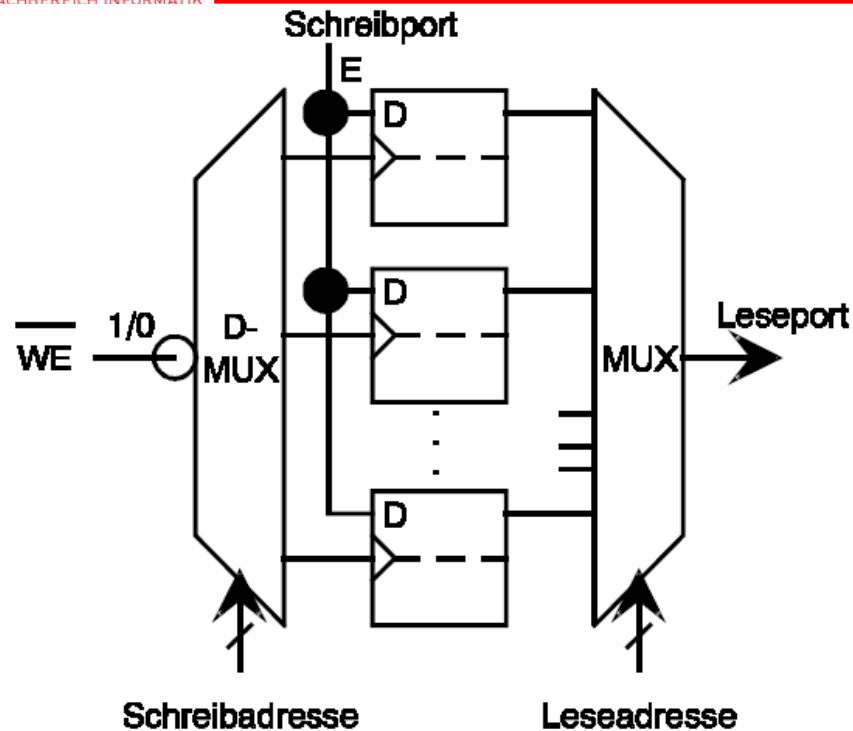
16.1 Random-Access-Memory (RAM)

- Speicher mit wahlfreiem Zugriff.
(**Random Access Memory**)
- Zeitaufwand für Lese- und Schreibvorgang ist in etwa gleich groß.
- Speicherzelle wird mit Hilfe einer Adresse gewählt und Information eingeschrieben.
- Zum Auslesen wird die Speicherzelle ebenfalls über eine Adresse ausgewählt und die Information gelesen.
- Hierbei wird die Information nicht gelöscht.

16.2 Statische RAM (SRAM)

- Für statische RAM werden die Speicherzellen mit Flip-Flops realisiert. (**Static RAM**)
- Solange die Versorgungsspannung anliegt, bleibt die Information im SRAM erhalten.
- Sehr kurze Schreib- und Lesezeiten.
- Relativ große Fläche zur Realisierung einer Speicherzelle.

16.2 Prinzipieller Aufbau eines SRAM

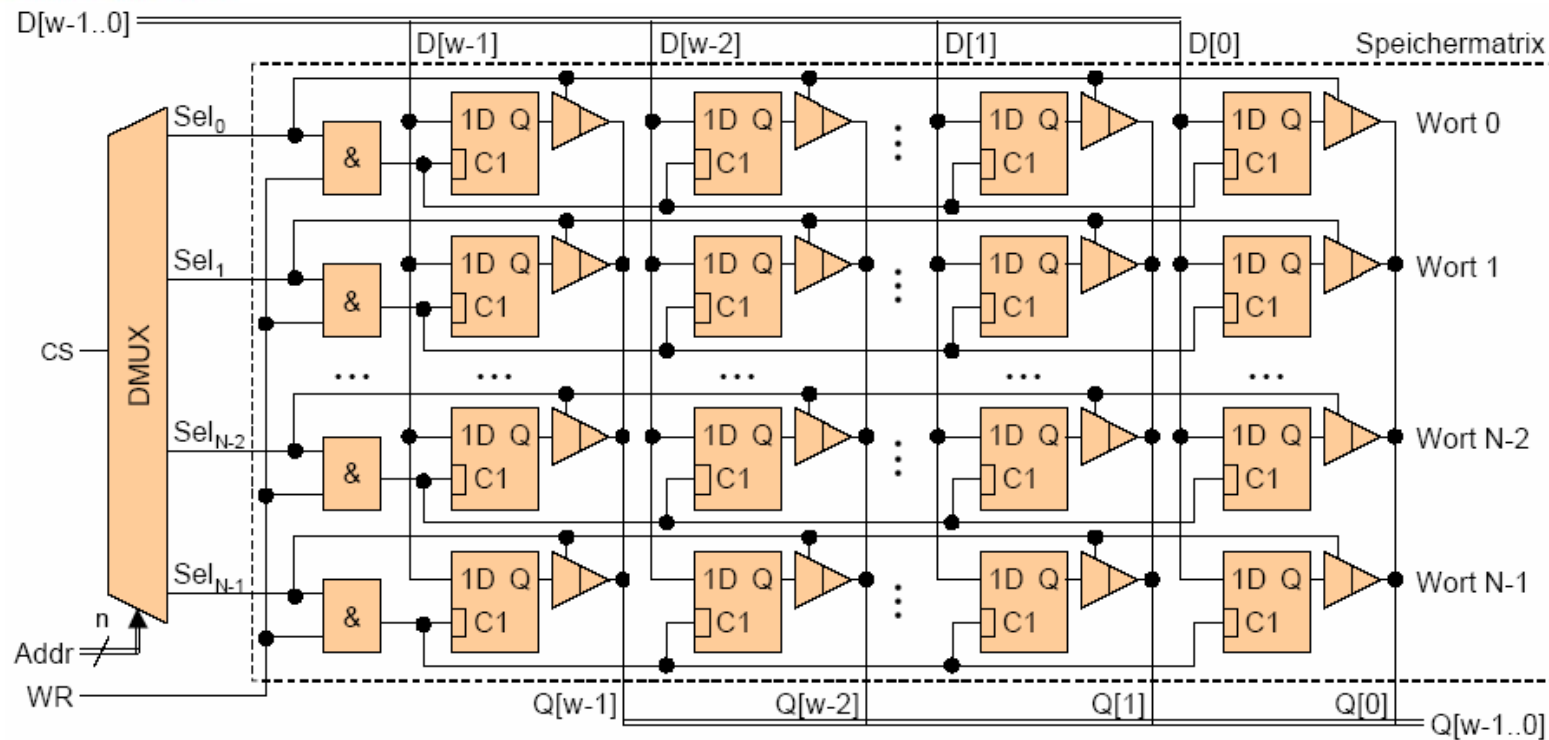


- Adressierung einzelner Bits über Schreib- bzw. Leseadresse
- Schreiben mit $\neg WE$

- Reale Speicher sind in Worten organisiert (Worte und Spalten)
- Der Multiplexer am Ausgang wird durch Tri-State-Treiber ersetzt.

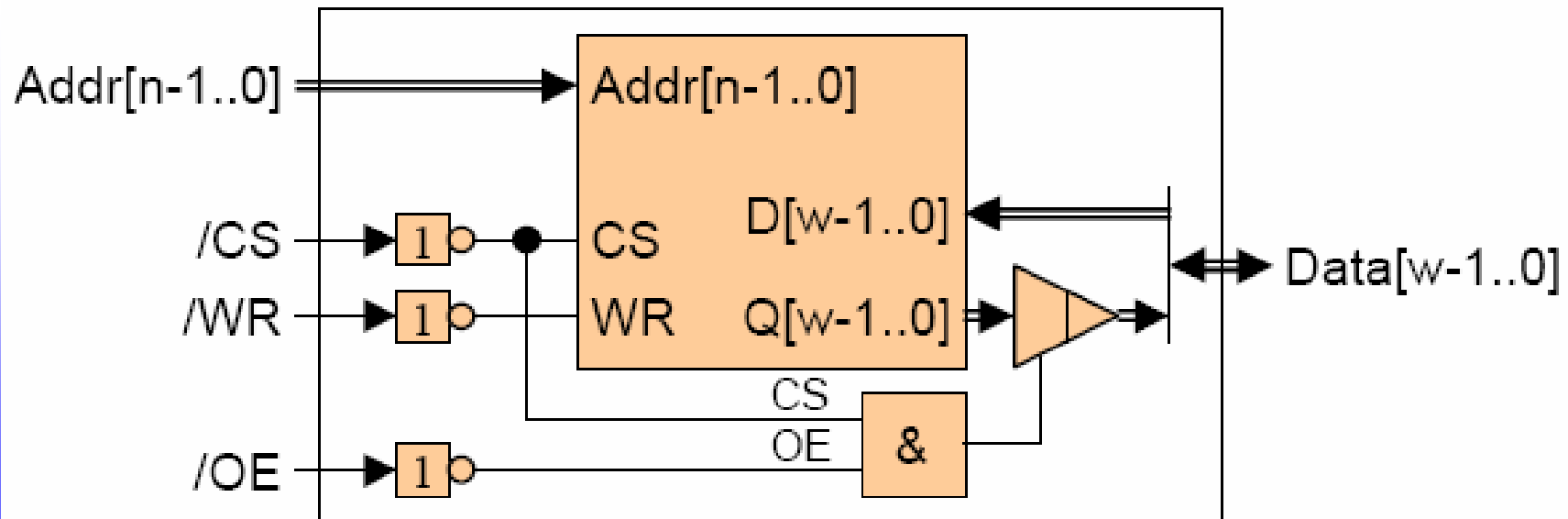
→ nächste Folie

16.2 SRAM - Speicher



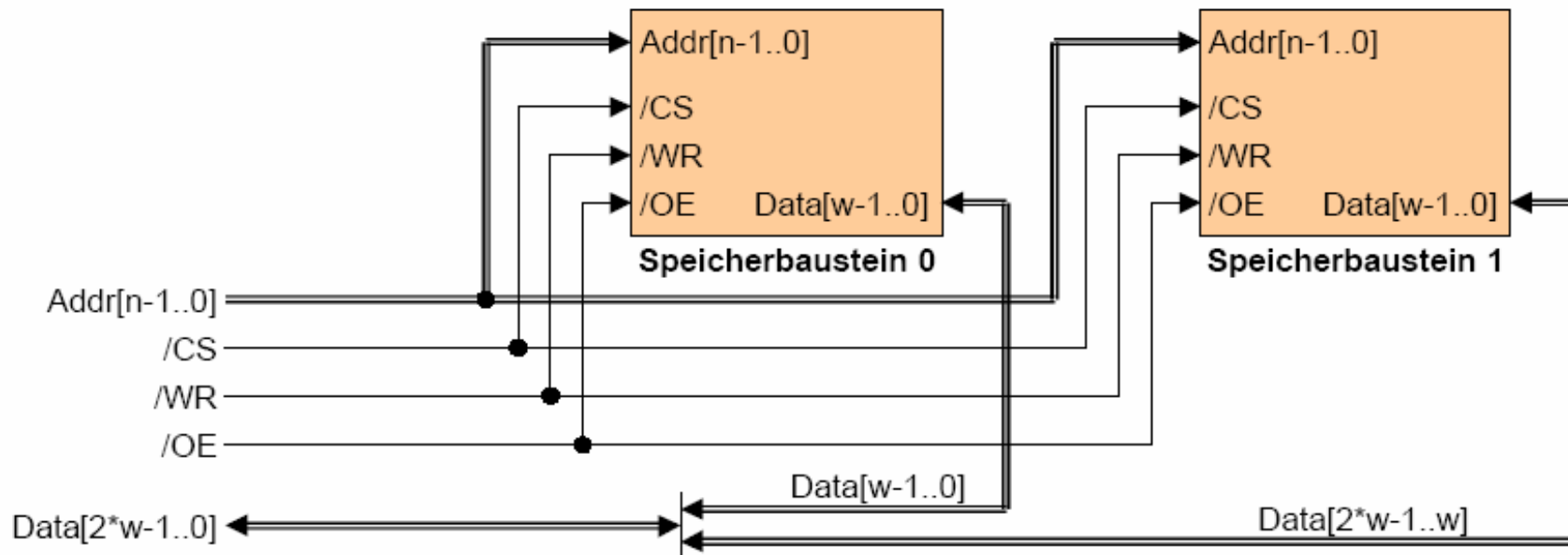
- Ganze Worte können adressiert werden
- Ausgänge werden durch Tri-State-Treiber realisiert.

16.2 Struktur realer Speicherbausteine



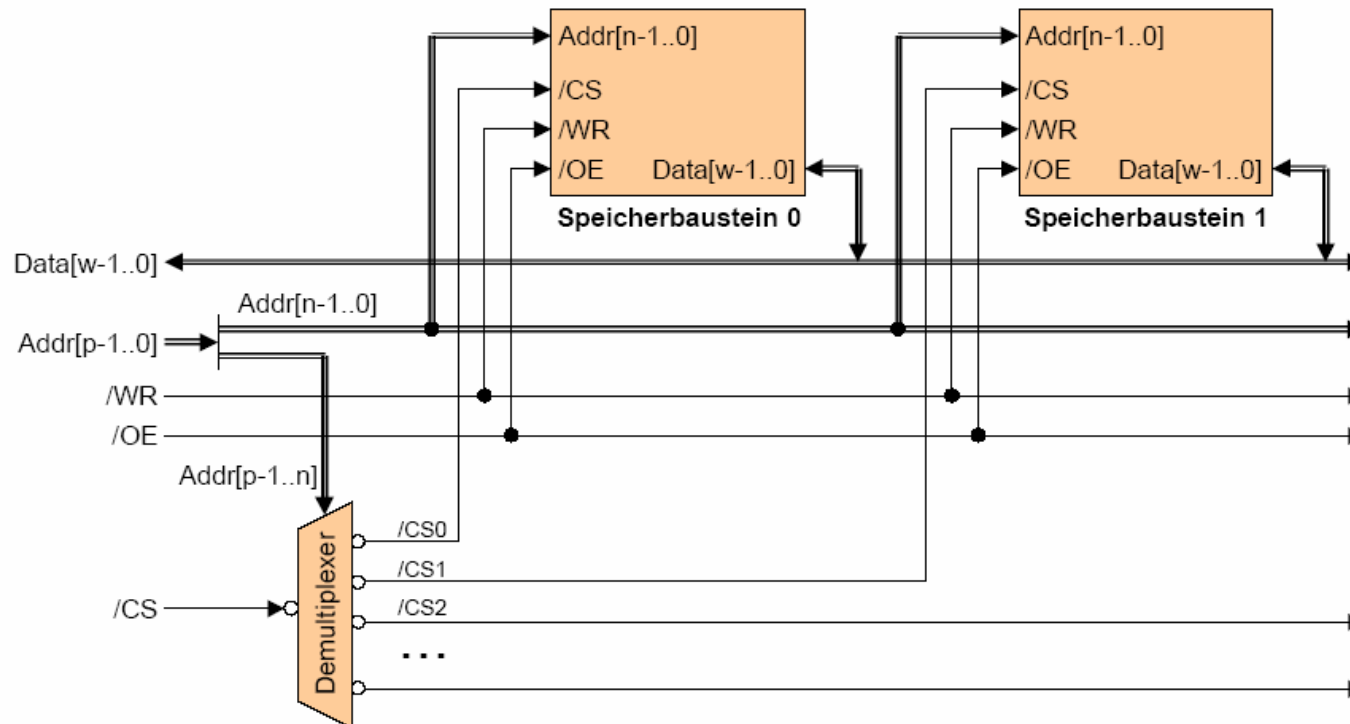
- Dateneingang und Ausgang werden auf demselben Pins geführt, daher ist weiteres Steuersignal, **OE = Output Enable**, nötig, das den Tri-State-Zustand des Datenausgangs steuert
- **CS** (Chip Select) wählt den Baustein aus.
- **WR** (Write) wählt zwischen Schreiben und Lesen
- Alle **Steuereingänge** sind üblicherweise **invertiert**.

16.3 Vergrößern der Datenwortbreite



- Werden in einem System Speicher der Datenwortbreite w eingesetzt, jedoch doppelt so viele Bits pro Datenwort benötigt, kann man **zwei Bausteine nebeneinander** kaskadieren.
- Beide Bausteine werden gemeinsam angesteuert.
- Jeder Baustein liefert pro Adresse ein halbes Datenwort.

16.3 Erhöhen der Anzahl Datenworte



- Soll die Speichertiefe vergrößert werden können Speicherbausteine quasi übereinander kaskadiert werden.
- WE , OE und ein Teil der Adressen gemeinsam verwendet.
- Mit dem verbleibenden Teil der Adressbits und einem Multiplexer werden die Selektionsdaten für die einzelnen Bausteine erzeugt.