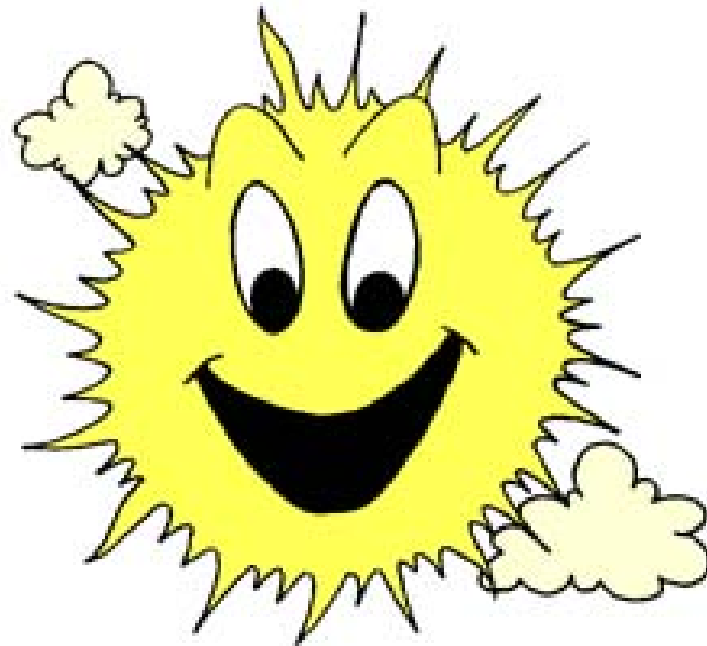


Wiederholung 3. Vorlesung



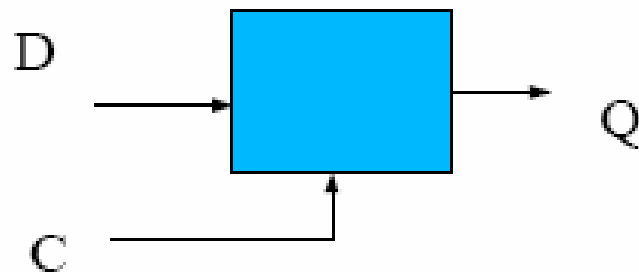
RS -FF Zustandsdiagramm, Übergangstabelle,
Rückkopplung mit kleinem tau. Herleitung Latch,
Tabelle, Diagramm Herleitung D-FF, Tabelle, Diagramm
Setup, Hold-Zeiten, metastabile Zustände

10.1 Gesteuerte Flip-Flops

Das RS-Flipflop (RS-Latch) übernimmt zu jedem beliebigen Zeitpunkt Werte von seinen Eingängen auf den Ausgang.

- Das ist nicht immer erwünscht!

Lösung: gesteuerte Flip-Flops



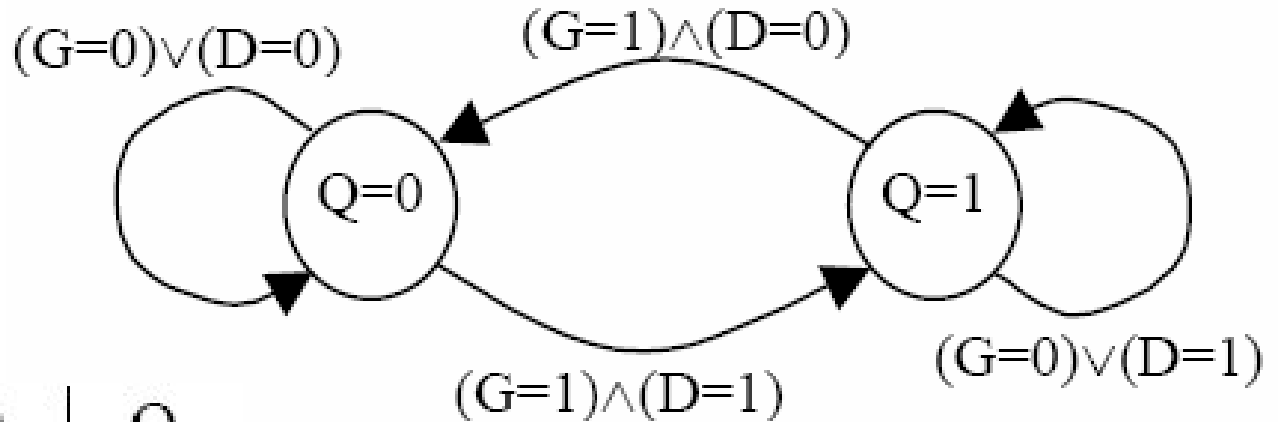
C ist der Steuer-,
D Dateneingang,
Q der Ausgang

Bei diesem Latch ist im Load-Zustand ($C = 1$) der Eingangswert D am Ausgang Q sofort sichtbar. Man spricht deshalb auch von einem „transparenten Flip-Flop“.

Bei Wechsel zu $C = 0$ wird der augenblickliche Eingangswert gespeichert.

10.1 Pegelgesteuerte D-Flip-Flops

C wird auch mit G bezeichnet (Gate, Tor)



Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

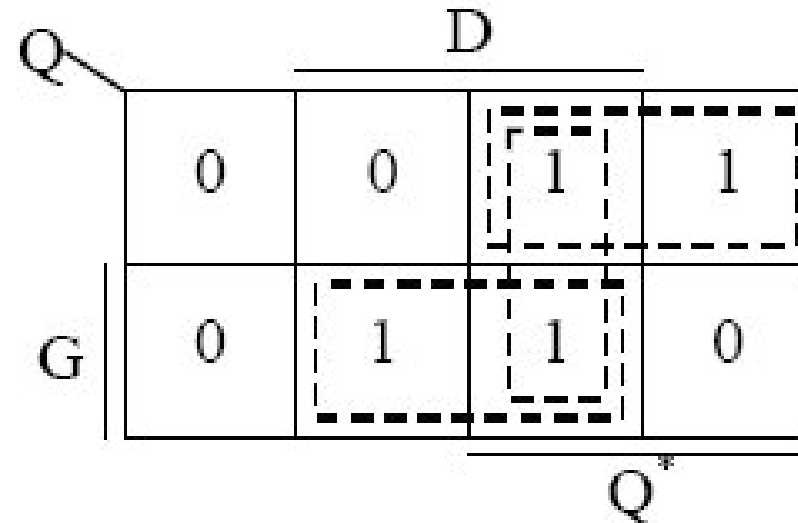
→ Zustandsdiagramm

Hörsaal-Übung:

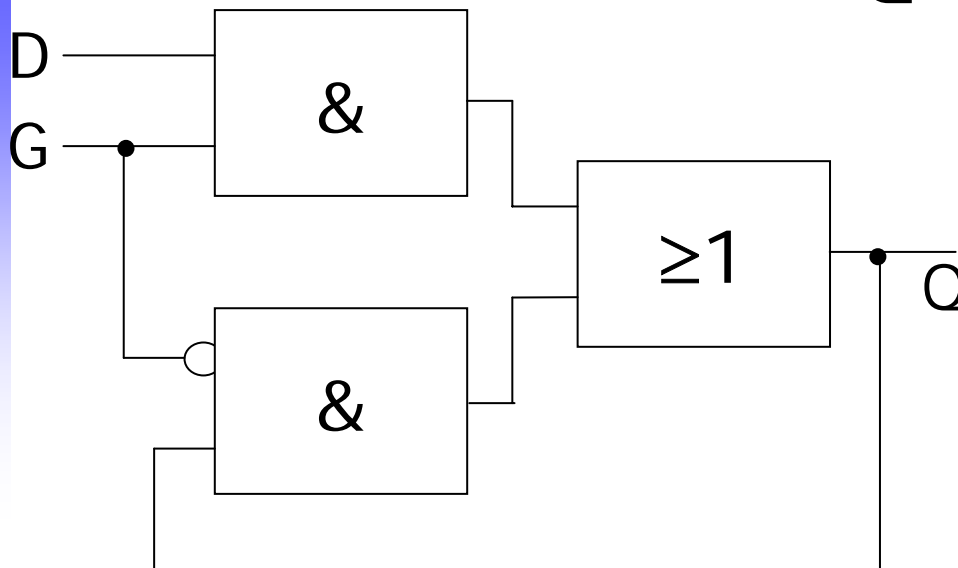
- KV-Diagramm
- Disjunktive Minimalform
- Schaltung

10.1 Pegelgesteuerte Flip-Flops (2)

Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1



$$Q = (D \wedge G) \vee (\neg G \wedge Q^*)$$

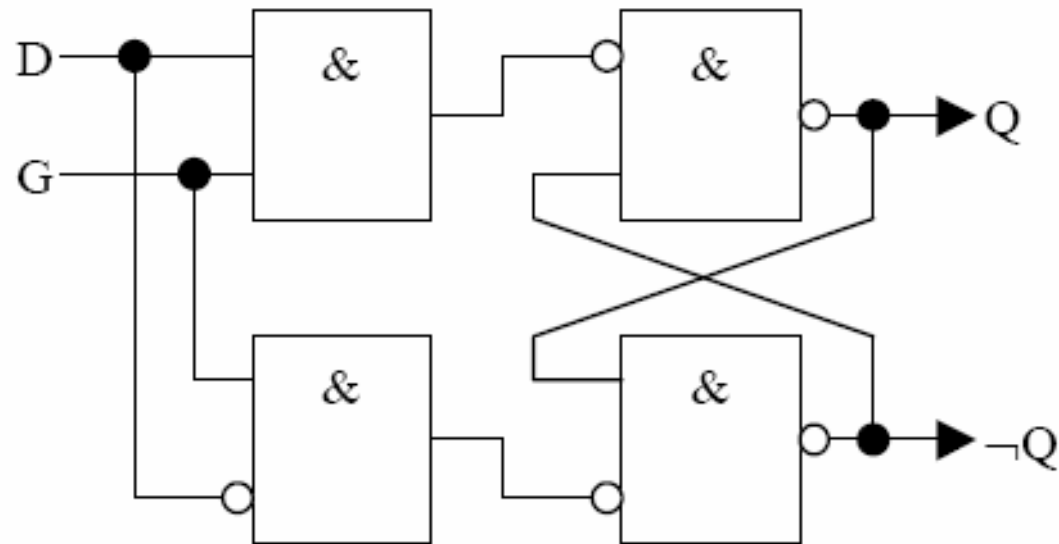


Übung zu Hause:

- Überführen in Schaltung mit ausschließlich NAND-Gattern (evtl. invertierte Eingänge)

10.1 Pegelgesteuerte Flip-Flops (3)

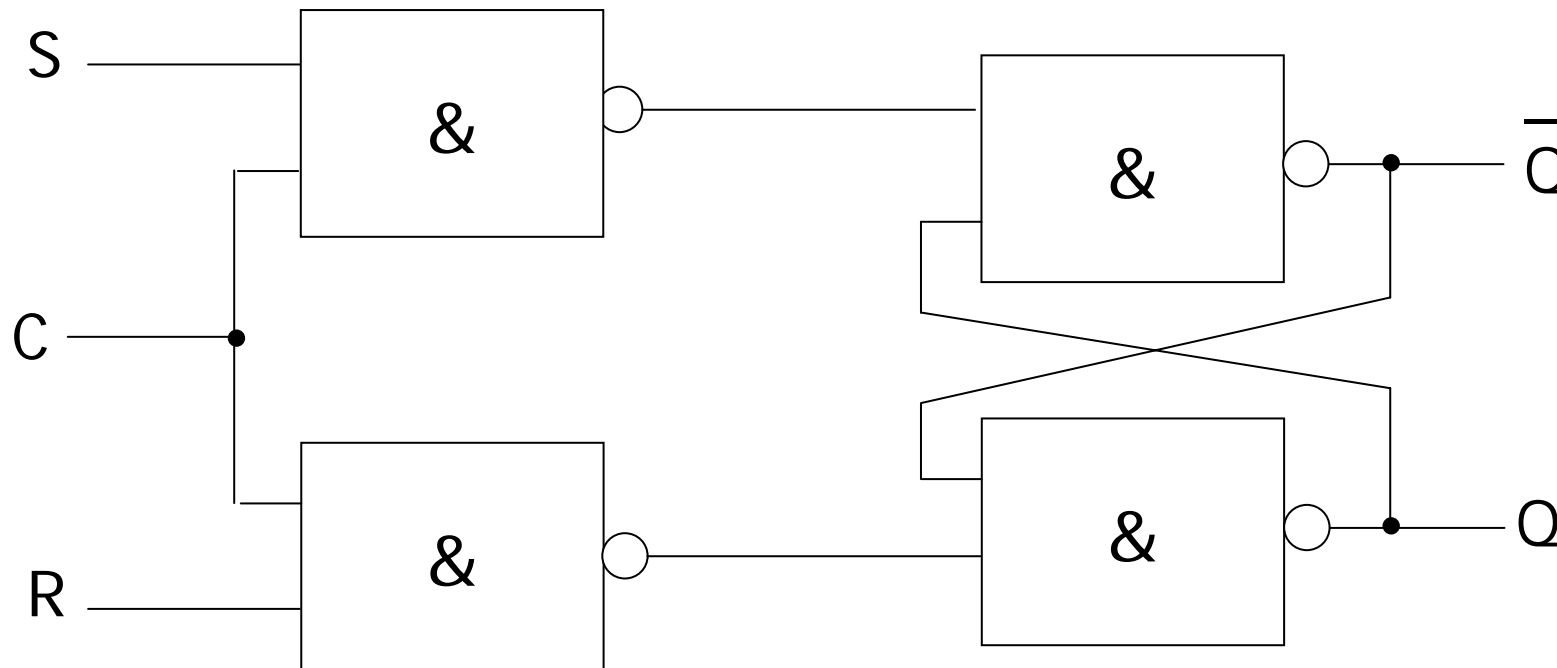
Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1



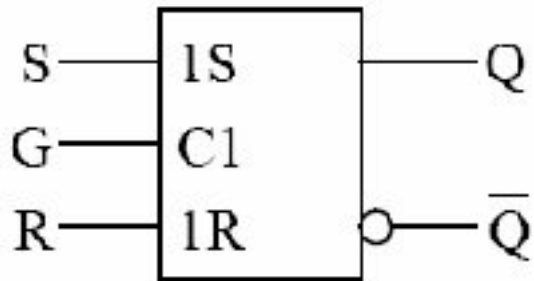
Ausgehend von unserem RS-FF kann das
 pegelgesteuerte D-Flip-Flop kann auch dadurch
 hergeleitet werden, daß man beim
 pegelgesteuerten RS-Flip-Flop den S-Eingang
 direkt und den R-Eingang invertiert mit dem D-
 Signal verbindet.

10.1 Pegelgesteuertes SR-Flip-Flop

Entsprechend ist ein pegelgesteuertes SR-FF mit NAND-Gattern realisierbar:



10.1 Abhängigkeitsnotation

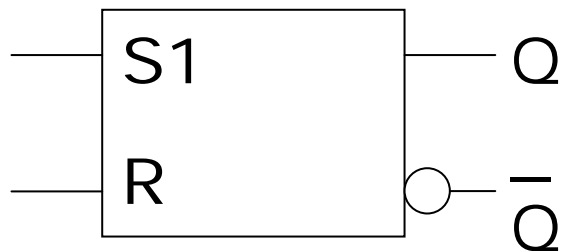


Eingänge S, R und G.

G ist steuernder Eingang, d.h. S und R hängen von G ab.

G bekommt einen Index **nachgestellt**. Den **gesteuerten** Eingängen wird der Index der Abhängigkeit **vorangestellt**.

Weitere Beispiele:



Flipflop mit dominierendem S-

Eingang, d.h. bei $S=R=1$ wird Flipflop gesetzt.

Index gibt S-Abhängigkeit an.

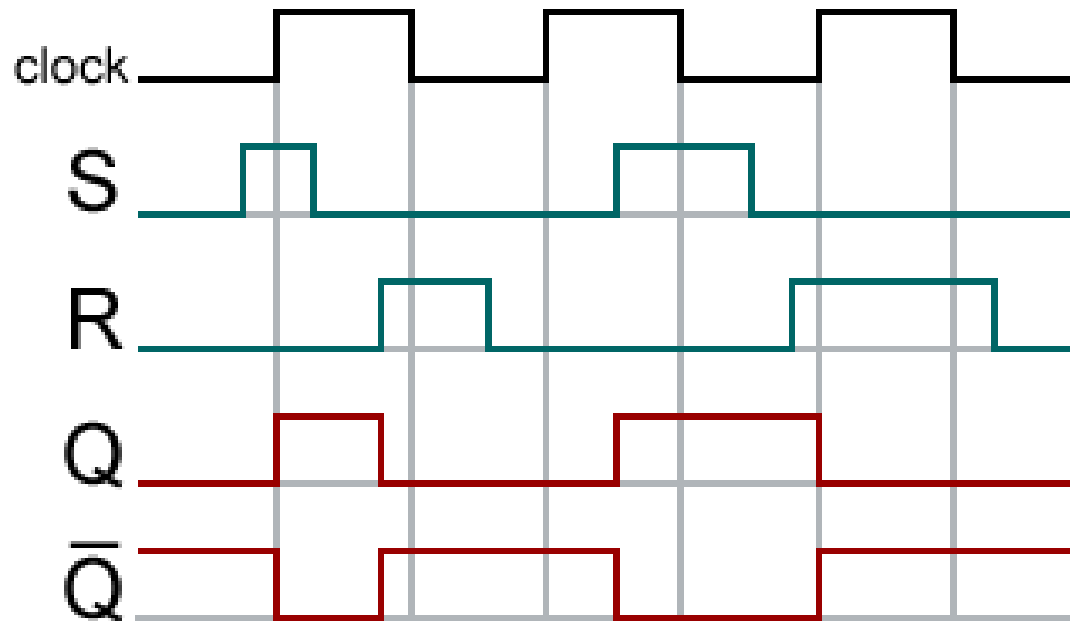


Flipflop mit dominierendem R-

Eingang, d.h. bei $S=R=1$ wird Flipflop zurückgesetzt.

Index gibt R-Abhängigkeit an.

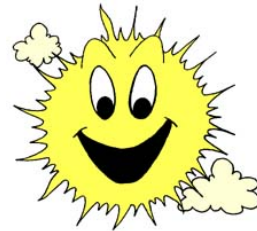
10.1 Impulsdiagramm SR-Flipflop



Impulsdiagramm des SR-FF

Solche Diagramme findet man beispielsweise in Datenblättern

Ende der Wiederholung



10.1 Betrachtung zu pegelgesteuerten FF's

Sollen Daten am Eingang zuverlässig übernommen werden, müssen beim pegelgesteuerten Flipflop die Eingangswerte absolut stabil sein, solange das FF durch den Taktpegel geöffnet ist.

Die neuen Daten werden sofort (d.h. mit der spezifischen Laufzeitverzögerung) an die Ausgänge durchgereicht.

Beide Tatsachen können zu Problemen führen, bzw. bei der Realisierung von Schaltungen zusätzlichen Aufwand nach sich ziehen.

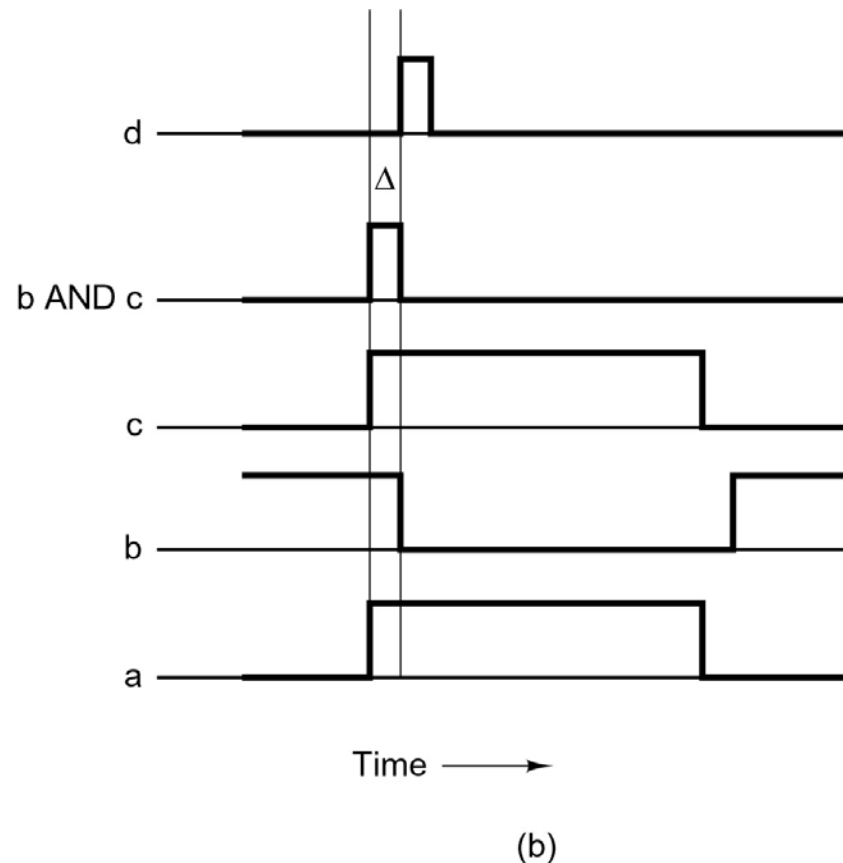
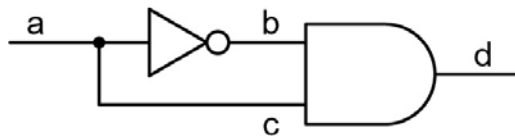
10.1 Flankengesteuerte FF

Eine Lösung ist Flanken- statt Pegelsteuerung:

- Daten werden mit der ansteigenden oder abfallenden Flanke des Steuersignals übernommen.
- Die Übernahme der Eingangsdaten erfolgt zu einem sehr kurzen und exakt definierten Zeitpunkt.
- FF, welche die Daten übernehmen
 - mit der ansteigenden Flanke, heißen **positiv flankengetriggert**
 - mit der abfallenden **negativ flankengetriggert**

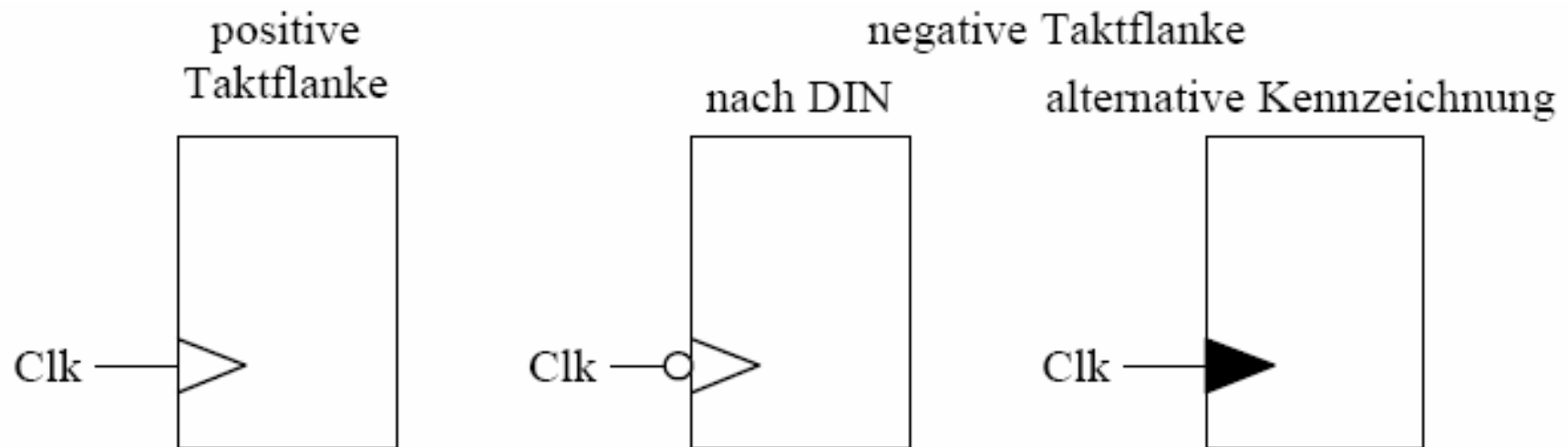
10.1 Flankengesteuerte FF (2)

Die Realisierung aus unseren pegelgesteuerten FF ist mit einem einfachen Impulsglied einfach zu erreichen:
 Eine Lösung haben wir in DT1 bereits kennen gelernt:



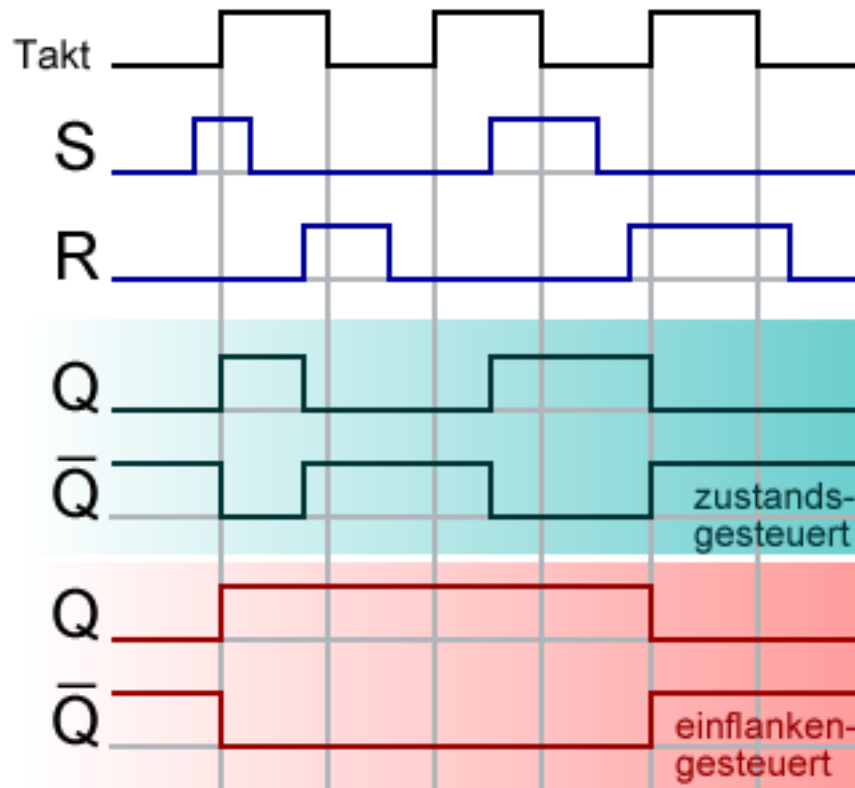
10.1 Flankengesteuerte FF (3)

Geben wir den Takt (T, Clk) auf Eingang a und Ausgang d auf den Eingang T des pegelgesteuerten FF, haben wir bereits eine Lösung für ein vorderflankengesteuertes (= positiv flankengetriggertes) Flipflop.



Symbole für flankengesteuerte („getriggerte“) Flipflops

10.1 Impulsdiagramm SR-Flipflop



T	S	R	Q	Reaktion
0,1	0	0	Q*	keine
0,1	0	1	Q*	keine
0,1	1	0	Q*	keine
0,1	1	1	Q*	keine
↑	0	0	Q*	speichern
↑	0	1	0	Reset
↑	1	0	1	Set
↑	1	1	-	verboten

In Wertetabellen wird der **Takteingang** im Fall der Flankensteuerung häufig mit ↑ für positive, und ↓ für die negative Flanke bezeichnet

10.1 T-Flipflops und JK-Flipflops

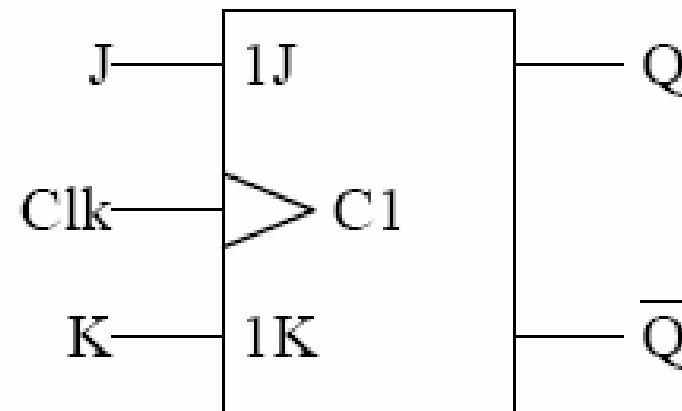
- T-Flipflops ändern bei jedem Takt ihren Wert.
Wie kann man ein solches FF realisieren?

T	Clk	Q
-	0	Q^*
0	↑	Q^*
1	↑	\bar{Q}^*
-	1	Q^*

- JK-Flipflops sind vielseitig einsetzbare FF. Bei $S=R=1$ wechseln sie im Gegensatz zu den SR-FF (dort verboten) bei jedem Takt ihren Wert.

J	K	Clk	Q
-	-	0	Q^*
0	0	↑	Q^*
0	1	↑	0
1	0	↑	1
1	1	↑	\bar{Q}^*
-	-	1	Q^*

DIN-Symbol



10.1 Master-Slave – Flipflop

Ein eigentliches Flip-Flop (nichttransparentes Flip-Flop) unterscheidet sich von einem Latch dadurch, daß sich der Zeitpunkt der Übernahme der Eingangswerte von dem des Ausgangsübergangs unterscheidet.

Es gibt zwei Zeitintervalle:

- Übernahme des Eingangssignals
- Zustandsänderung am Ausgang

Beide Intervalle dürfen sich nicht überlappen.

Dies Verhalten läßt sich durch das Master-Slave-Prinzip (Vorspeicher-Verhalten) erreichen.

