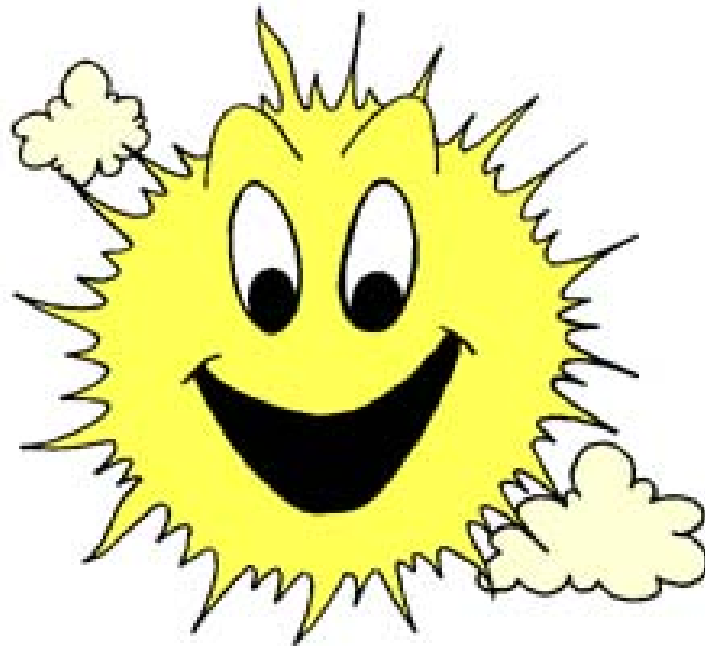


# Wiederholung der 6. Vorlesung

---



- HS-Übung
- Hazards

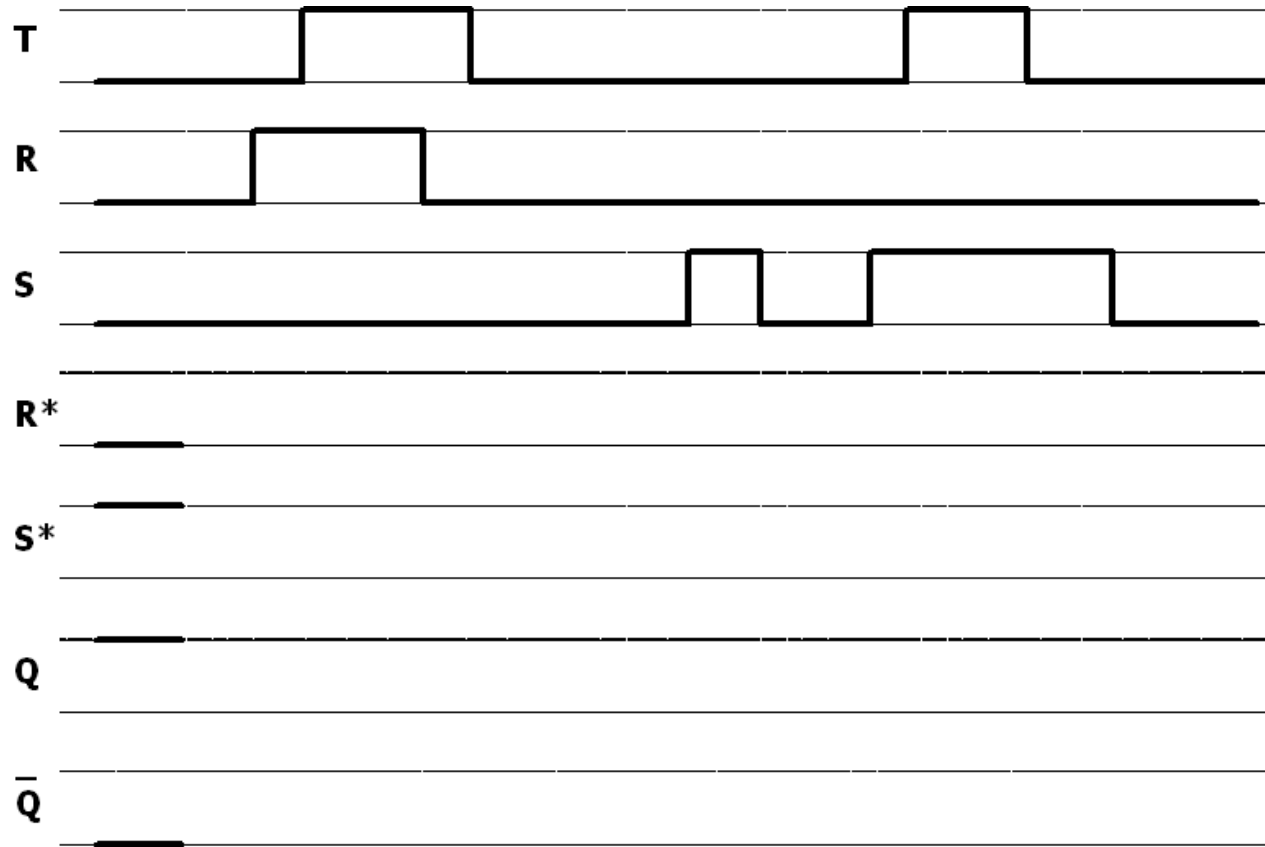
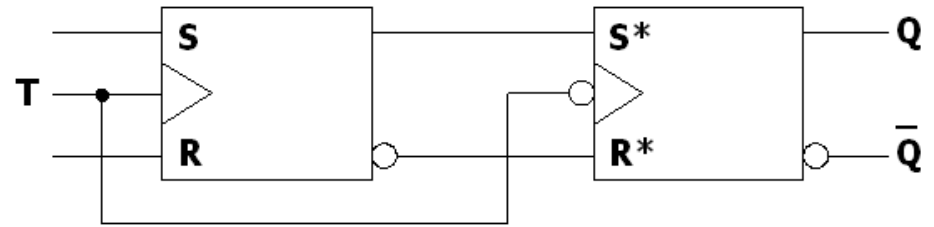
# Umfassende Hörsaalübung (s. Blatt)

---

- aufmerksam lesen
  - bearbeiten (Zeitdruck!)
  - Teillösungen werden besprochen (gemeinsam!)
  - Rest zu Hause!
- 
- bitte Ruhe beim Bearbeiten
  - bei Fragen bitte Hand heben, komme zu Ihnen

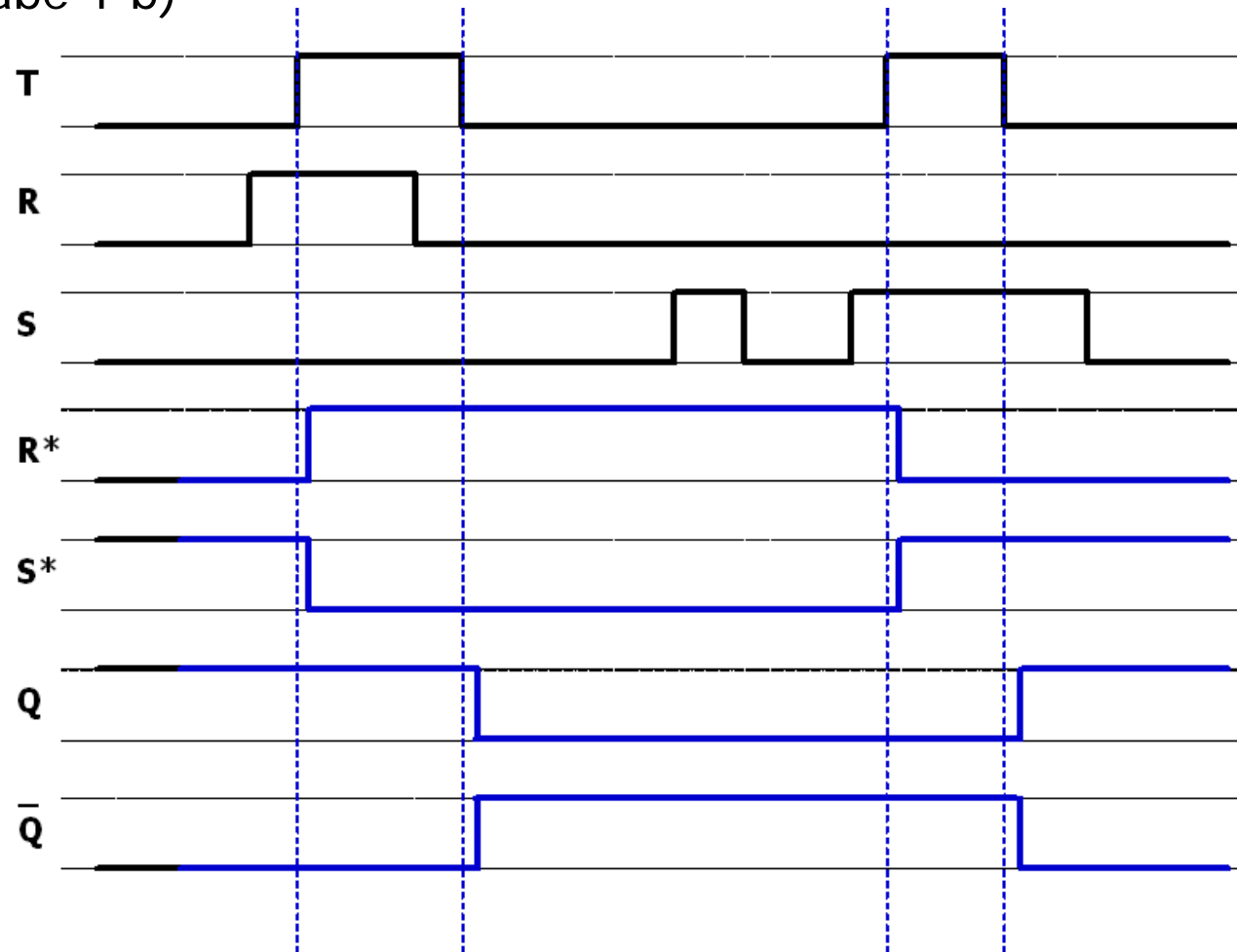
# HSÜ: Aufgabe 1

- Aufgabe 1 a) Was ist das?
- 1 b) Impulsdiagramm?
- 1 c) SISO mit 4 D-FF



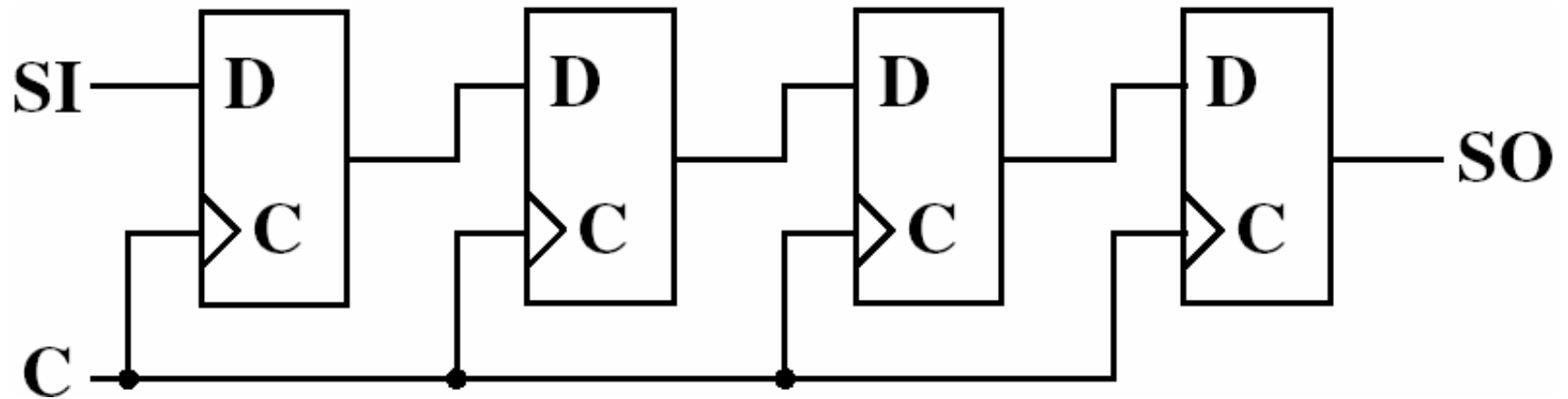
# HSÜ: Lösung Aufgabe 1

- Aufgabe 1 a)  
es handelt sich um ein positiv flankengetriggertes RS Master-Slave Flipflop
- Aufgabe 1 b)



# HSÜ: Lösung Aufgabe 1

## ■ Aufgabe 1 c)



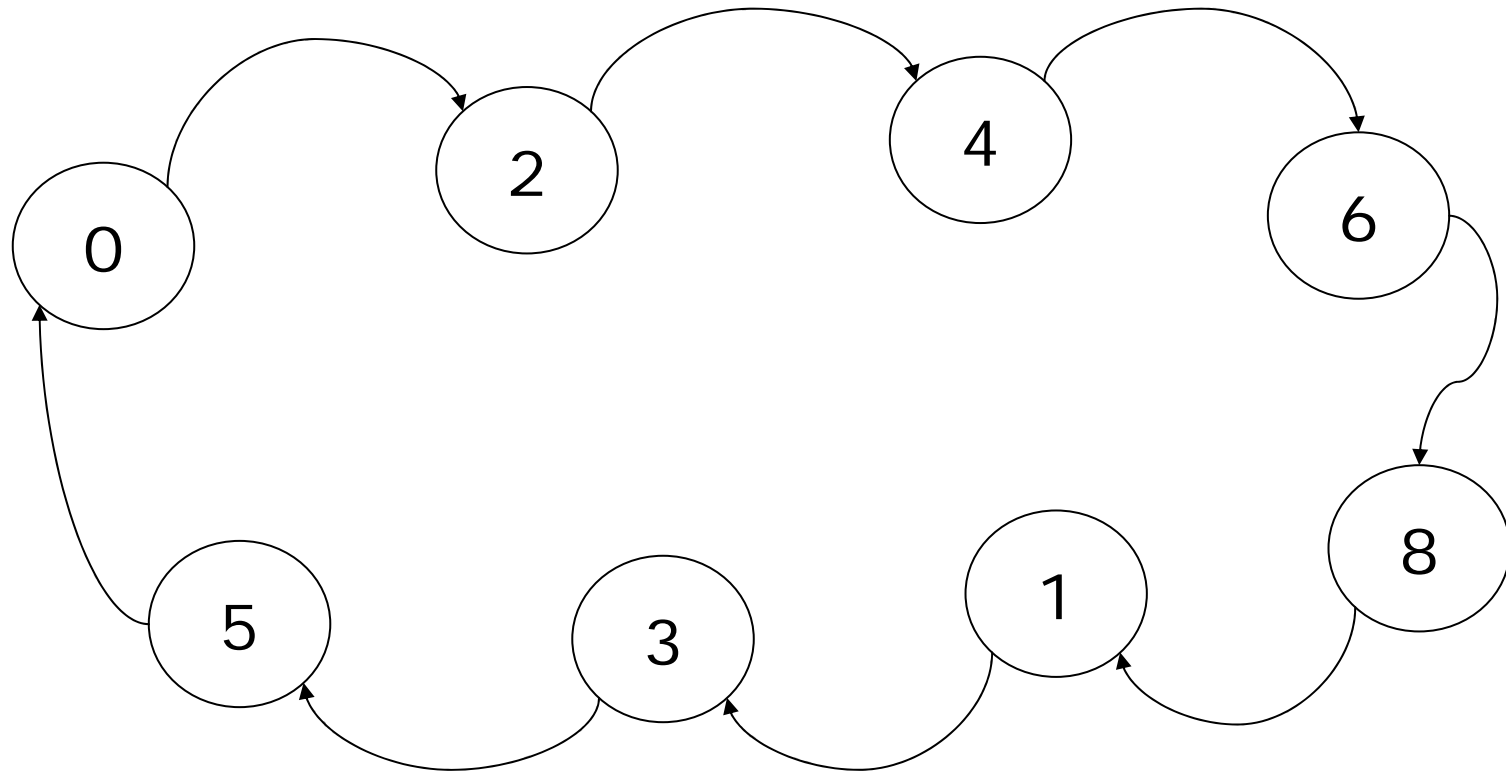
## HSÜ: Aufgabe 2

- Aufgabe 2: Mit vier FF ( $x_0, x_1, x_2, x_3$ ) soll folgende zyklische Folgeschaltung realisiert werden:  
0-2-4-6-8-1-3-5, dann Wiederholung.

**Achtung:** Für  $x_0$  und  $x_1$  stehen zwei D-FF zur Verfügung, für  $x_2$  und  $x_3$  zwei JK-FF

- a) Zeichnen Sie das Zustandsdiagramm
- b) Füllen Sie die Zustandstabelle aus
- c) Erstellen Sie die KV-Diagramme
- d) Bestimmen Sie die Gleichungen
- e) Zeichnen Sie die Schaltung

## ■ Aufgabe 2 a)



## ■ Aufgabe 2 b)

x3	x2	x1	x0	3J	3K	2J	2K	1D	0D
0	0	0	0	0	-	0	-	1	0
0	0	1	0	0	-	1	=	0	0
0	1	0	0	0	-	-	0	1	0
0	1	1	0	1	=	=	1	0	0
1	0	0	0	=	1	0	-	0	1
0	0	0	1	0	-	0	-	1	1
0	0	1	1	0	-	1	=	0	1
0	1	0	1	0	-	=	1	0	0
0	0	0	0	0	-	0	=	1	0

# HSÜ: Lösung Aufgabe 2c (3)

x3	x2	x1	x0	3J	3K	2J	2K	1D	0D
0	0	0	0	0	-	0	-	1	0
0	0	1	0	0	-	1	=	0	0
0	1	0	0	0	-	-	0	1	0
0	1	1	0	1	=	=	1	0	0
1	0	0	0	=	1	0	-	0	1
0	0	0	1	0	-	0	-	1	1
0	0	1	1	0	-	1	=	0	1
0	1	0	1	0	-	=	1	0	0
0	0	0	0	0	-	0	=	1	0

**0D**

	x0	x0	
0	1	0	0
x1	0	1	*
x1	*	*	*
1	*	*	*

x3 x3

x2 x2

**1D**

	x0	x0	
1	1	0	1
x1	0	0	*
x1	*	*	*
0	*	*	*

x3 x3

x2 x2

**2J**

	x0	x0	
0	0	=	-
x1	1	1	*
x1	*	*	*
0	*	*	*

x3 x3

x2 x2

**3J**

	x0	x0	
0	0	0	0
x1	0	0	*
x1	*	*	*
=	*	*	*

x3 x3

x2 x2

**2K**

	x0	x0	
=	-	1	0
x1	=	=	*
x1	*	*	*
-	*	*	*

x3 x3

x2 x2

**3K**

	x0	x0	
-	-	-	-
x1	-	-	*
x1	*	*	*
1	*	*	*

x3 x3

x2 x2

# HSÜ: Lösung Aufgabe 2d (4)

$$\begin{aligned}
 0D &= x3 \vee (x0 \wedge \neg x2) \\
 1D &= (\neg x1 \wedge \neg x2 \wedge \neg x3) \vee \\
 &\quad (\neg x0 \wedge \neg x1 \wedge \neg x3) \\
 2J &= x1 \\
 2K &= x1 \vee x0 \\
 3J &= x1 \wedge x2 \\
 3K &= 1
 \end{aligned}$$

**0D**

	x0	x0		
	0	1	0	0
x1	0	1	*	0
x1	*	*	*	*
	1	*	*	*
			x2	x2

x3 x3

**1D**

	x0	x0		
	1	1	0	1
x1	0	0	*	0
x1	*	*	*	*
	0	*	*	*
			x2	x2

x3 x3

**2J**

	x0	x0		
	0	0	=	-
x1	1	1	*	=
x1	*	*	*	*
	0	*	*	*
			x2	x2

x3 x3

**3J**

	x0	x0		
	0	0	0	0
x1	0	0	*	1
x1	*	*	*	*
	=	*	*	*
			x2	x2

x3 x3

**2K**

	x0	x0		
	=	-	1	0
x1	=	=	*	1
x1	*	*	*	*
	-	*	*	*
			x2	x2

x3 x3

**3K**

	x0	x0		
	-	-	-	-
x1	-	-	*	=
x1	*	*	*	*
	1	*	*	*
			x2	x2

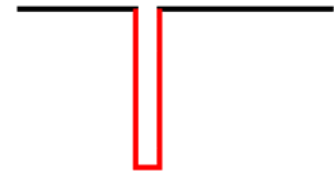
x3 x3

# 12. Hazard-Typen

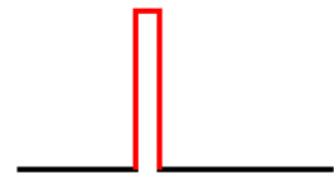
erwartet

gestört

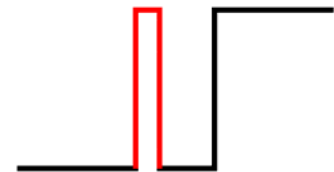
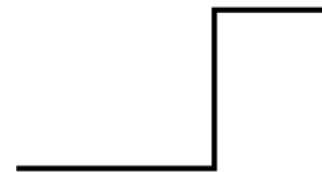
negativer statischer Hazard



positiver statischer Hazard



dynamischer Hazard



## 12. Entstehung von Hazards

---

- Unterschiedliche Laufzeiten von Signalen in der Schaltung, die später kombiniert werden.
- Als **gleichzeitig angenommene** Signal-Änderungen werden **real zeitversetzt** ausgeführt.

Man unterscheidet:

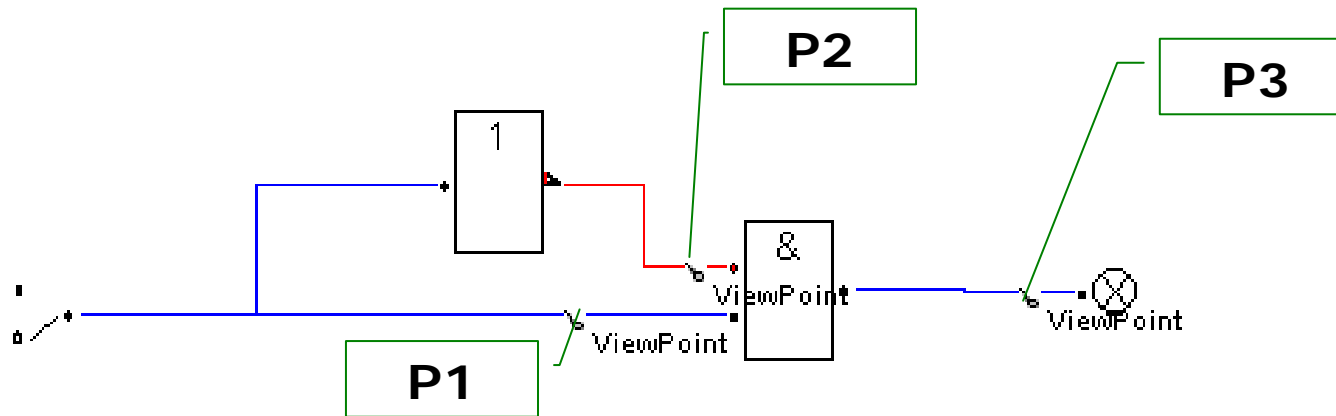
1. Logik-Hazards
2. Funktions-Hazards

## 12.1 Logik-Hazards

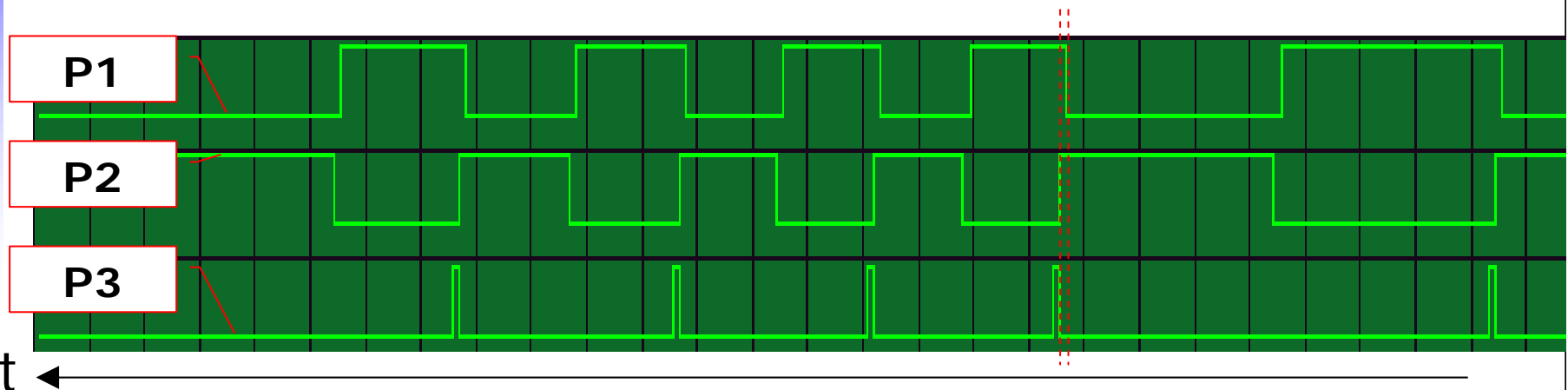
---

- Ein Eingangssignal verzweigt in der Schaltung.
- In einem Gatter werden die zuvor verzweigten Signale wieder kombiniert.
- Wenn auf den unterschiedlichen Signalpfaden unterschiedliche Laufzeiten benötigt werden, kann es zu Störimpulsen kommen.

# Beispiel für Logik-Hazard

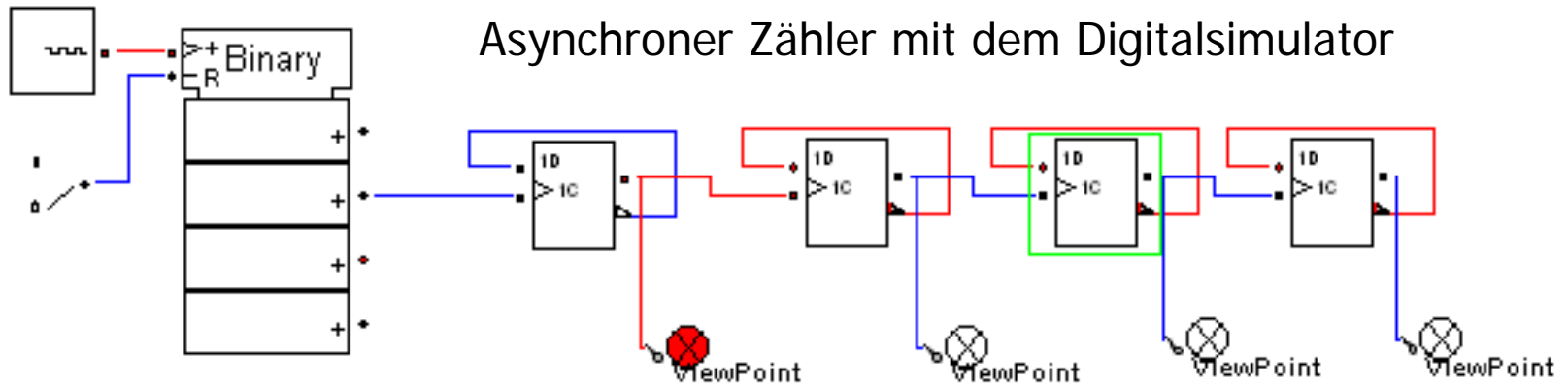


Test mit Digitalsimulator: Aus der Logik der Verknüpfung müsste Ausgang (P3) stets auf Low bleiben. Durch **Laufzeit**unterschiede entsteht jedoch ein Hazard.

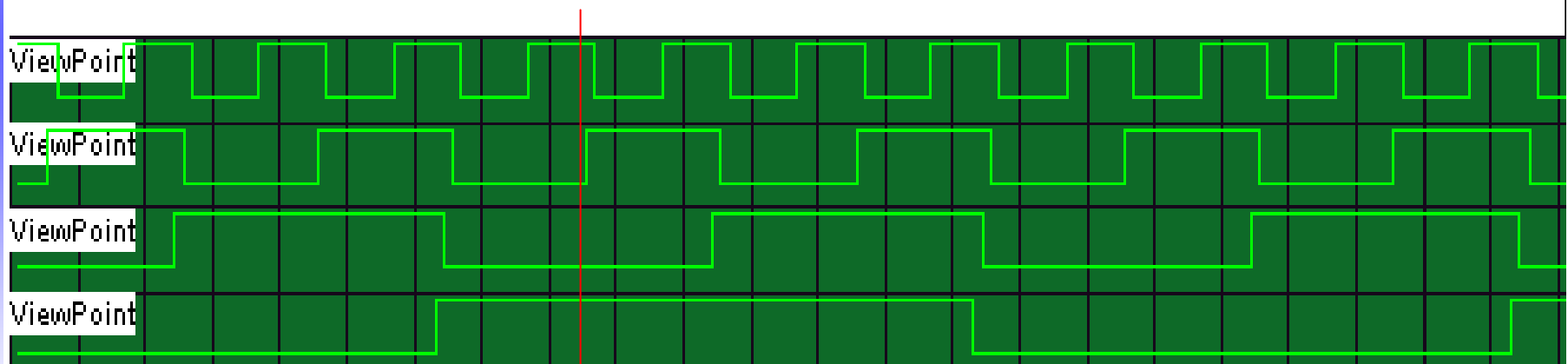


# Lösung: Hausaufgabe

## Asynchroner Zähler mit dem Digitalsimulator



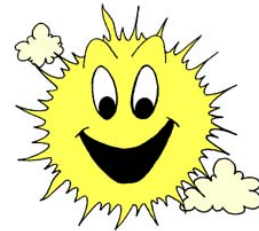
Binärzähler dient als Frequenzteiler für den Taktgenerator



**Verzögerung: asynchrone Schaltung!**

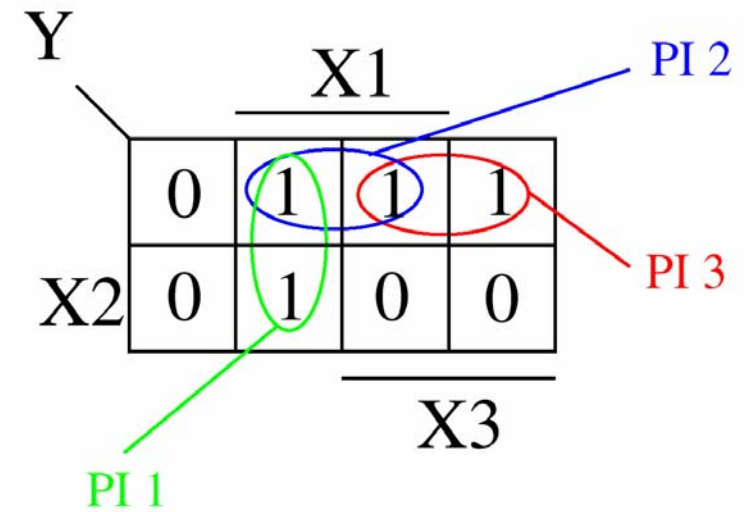
# Ende der Wiederholung

---



# 12.1 Logik-Hazards – Beispiel

X3	X2	X1	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0



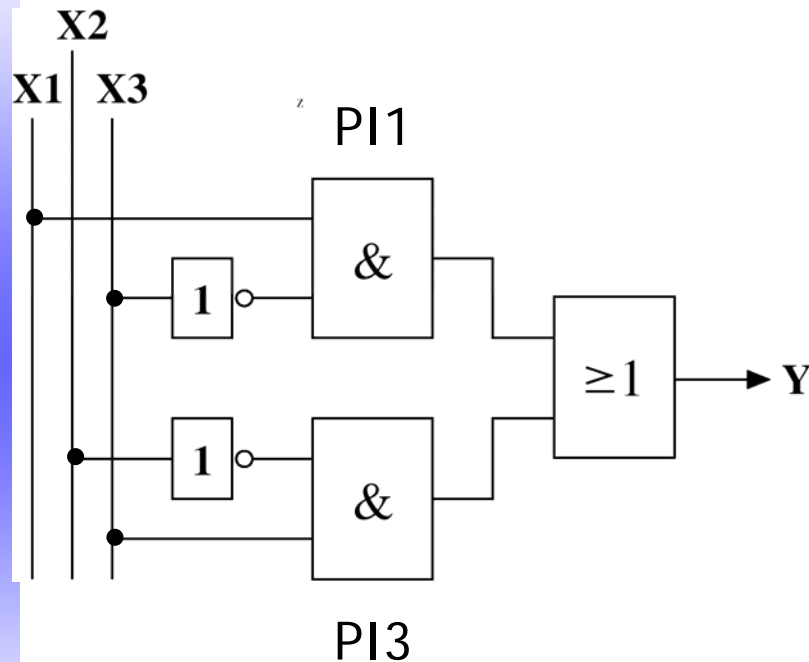
$$PI1 = X1 \wedge \bar{X}3$$

$$PI2 = \bar{X}2 \wedge X1$$

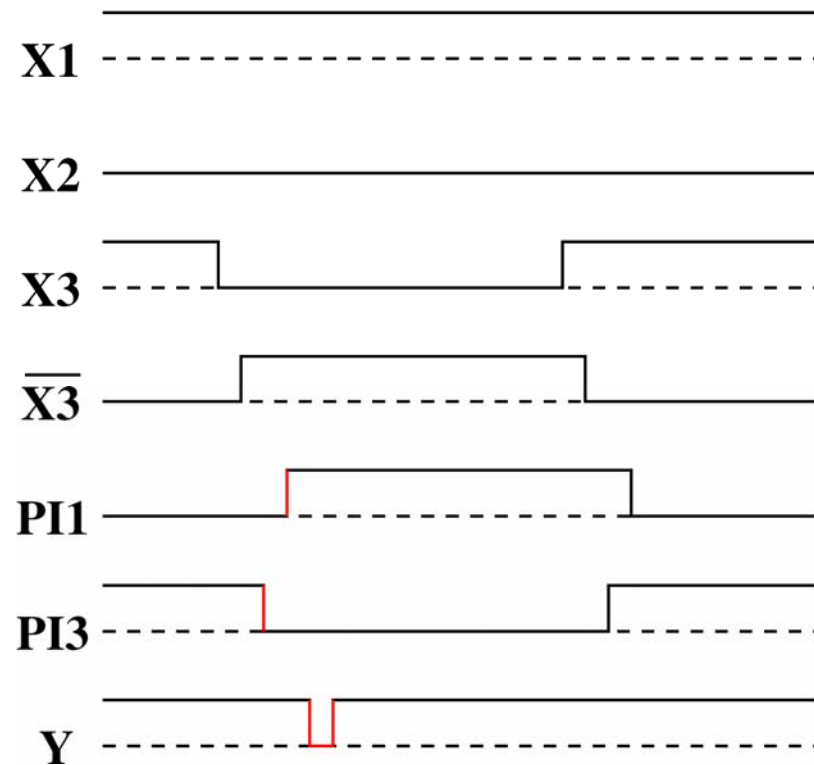
$$PI3 = \bar{X}2 \wedge X3$$

Übergang von 101 zu 001

# 12.1 Logik-Hazards – Beispiel (2)



Übergang von 101 zu 001



Annahme (Laufzeiten):  
 und/oder: 4ns  
 Negation: 2ns

