10. Schaltwerke

1. Einleitung
2. Sequenzielle Schaltungen
3. Rückkopplung von Ausgangszustände auf die Eingänge einer Schaltung
4. Realisierung eines Gedächtnisses
5. Darstellung durch Zustandstabelle oder Zustandsdiagramm

10.1 Schaltnetze und Schaltwerke

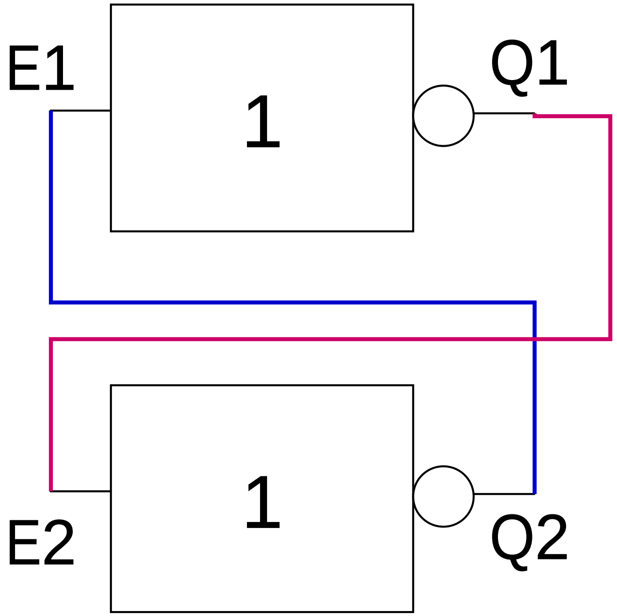
- Bei einem Schaltnetz hängt der Ausgangs-zustand nur vom aktuellen Eingangszustand ab:

$$A = f(E)$$

- Bei einem Schaltwerk kann der Ausgangszustand von allen bisherigen Eingangszuständen abhängen:

$$A = f(\ E(t_n), E(t_{n-1}), \ldots E(t_0)\ )$$

10.1 Zustände (Gedanken)-Experiment



Es gilt

$$Q_1 = \neg E_1$$
$$Q_2 = \neg E_2$$

und

$$E_1 = Q_2$$
$$E_2 = Q_1$$

daraus folgt

$$Q_1 = \overline{Q_2} = Q$$
$$Q_2 = \overline{Q_1} = \overline{Q}$$

Gleichung hat zwei Lösungen,
Schaltung hat zwei Zustände:
Q1=1 und Q2=0 oder
Q1=0 und Q2=1

Viel können wir mit der Schaltung nicht anfangen.

Warum?

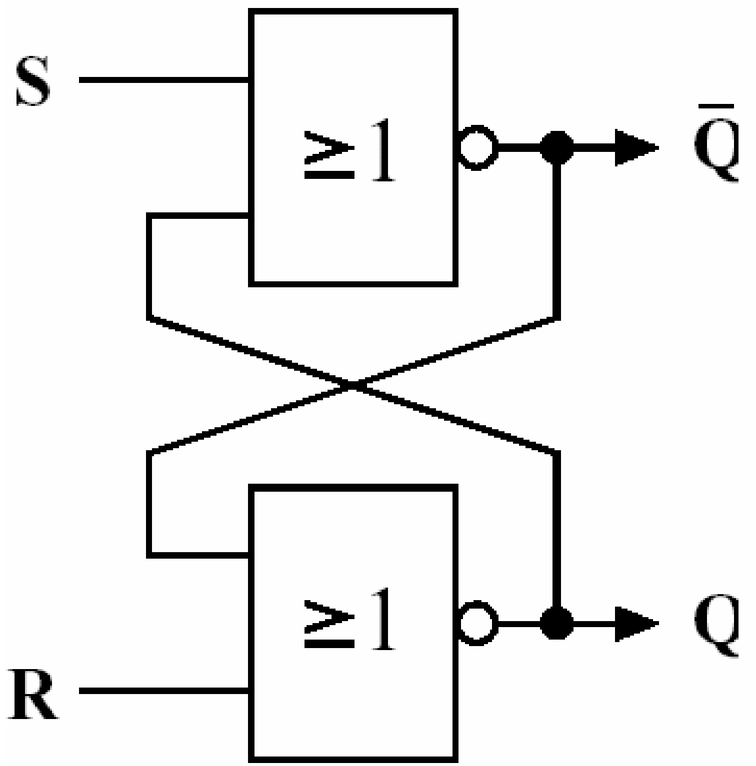
10.1 RS-Latch

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	0

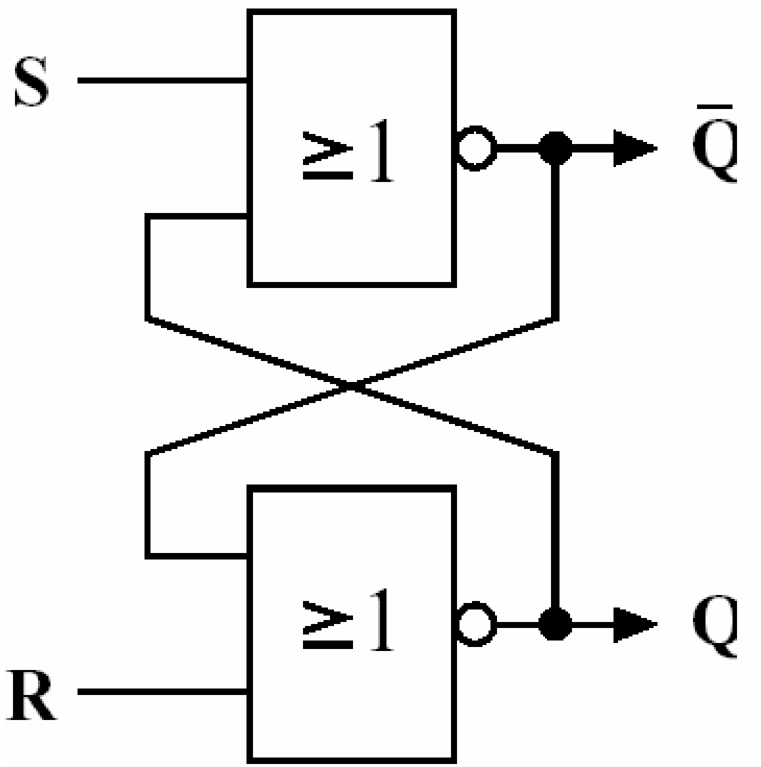
Wahrheits-Tabelle eines NOR-Gatter

to latch (engl.) :
einklinken, zuschnappen

R	S	$\bar{Q}$	Q	
1	0	1	0	reset
0	0	1	0	speichern
0	**1**	0	1	set
0	0	0	1	speichern
1	1			unzulässig



10.1 NOR RS-Flipflop



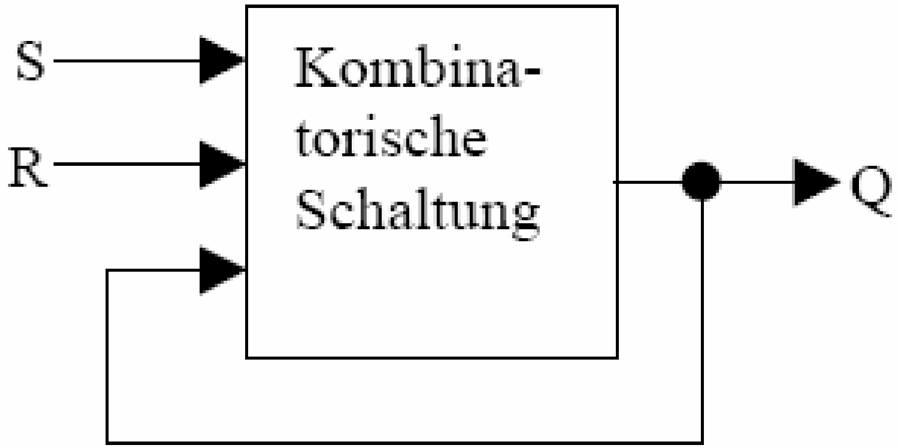
Die Schaltung gehört zur Familie der **bistabilen Kippstufen** oder engl. **Flip-Flop**

Schaltwerk kann zwei Zustände annehmen:

Legt man kurz ein High-(1)-Signal an S (Set) oder R (Reset), so kippt sie in den jeweiligen Zustand Q=1 bzw. Q=0 falls sie den anderen Zustand hatte.

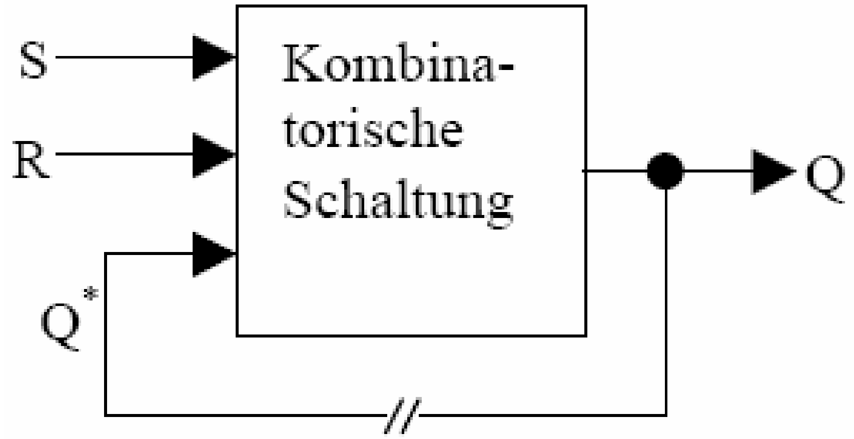
10.1 Beschreibung der Schaltung

Will man diese Schaltung mit einer Wahrheitstabelle beschreiben, so muss man den Ausgangswert Q auch auf der Eingangsseite mit aufführen, denn beim Halten von Q hängt der Ausgangswert von Q sowohl von S und R als auch vom aktuellen Wert Q ab



Ist eine kombinatorische Schaltung mit einer externen Rückkopplung des Ausgangs Q auf den Eingang.

10.1 Beschreibung der Schaltung (2)



Gedanklich trennen wir die Rückkopplung auf und beschreiben den Wert von Ausgang Q auf der Eingangsseite mit Q*

S	R	Q*	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	*
1	1	1	*

Halten des Wertes Q

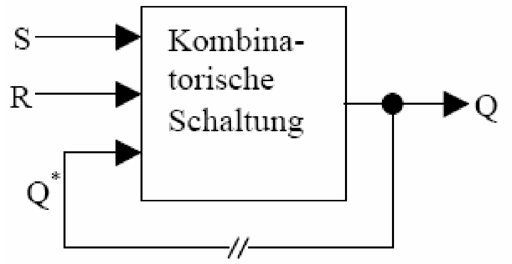
Rücksetzen auf Q = 0

Setzen auf Q = 1

Don't care (nicht definiert)

10.1 Beschreibung der Schaltung (3)

S	R	Q*	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	*
1	1	1	*



Hörsaalübung:

- KV-Diagramm
- Disjunktive Minimalform
- Konjunktive Minimalform

DNF

		Q*	Q*	
	0	1	1	1
R	0	0	*	*
			S	S

KNF

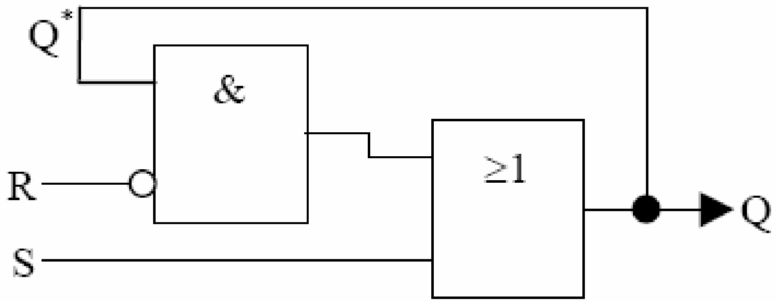
		Q*	Q*	
	0	1	1	1
R	0	0	*	*
			S	S

10.1 Schaltung zur Disjuktiven Minimalform

DNF

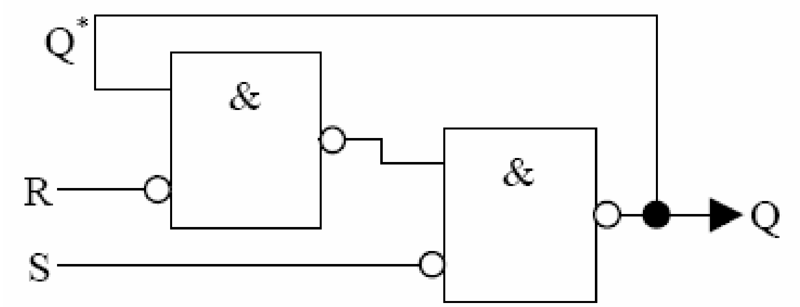
		Q*	Q*	
	0	1	1	1
R	0	0	*	*
			S	**S**

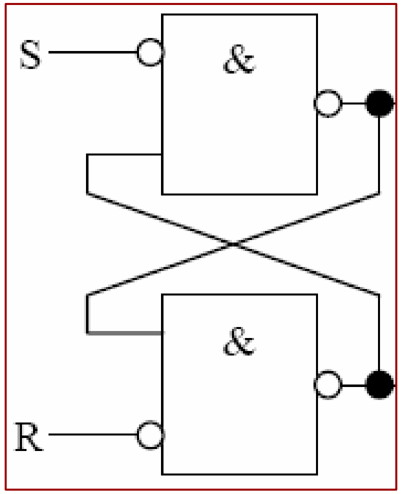
$$Q = S \vee (Q^* \wedge \neg R)$$



Morgan's Gesetz:

$$Y = A \vee B \Leftrightarrow Y = \overline{\overline{A} \wedge \overline{B}}$$





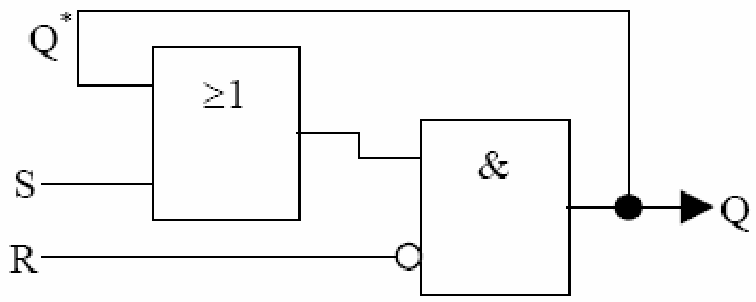
NAND-RS-Flipflop

10.1 Schaltung zur Konjuktiven Minimalform

KNF

			Q*	Q*
	0	1	1	1
R	0	0	*	*
			S	**S**

$$Q = \neg R \wedge (S \vee Q^*)$$



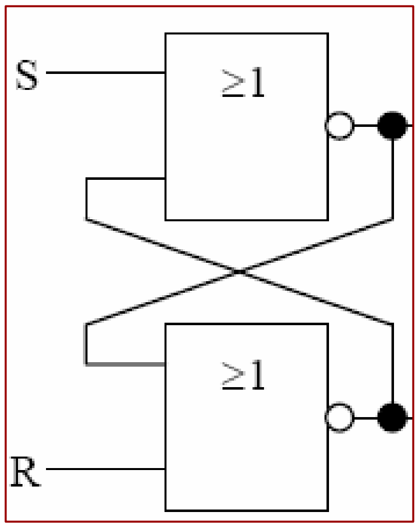
Morgan‘s Gesetz:

$$Y = A \wedge B \Leftrightarrow Y = \overline{\overline{A} \vee \overline{B}}$$

HS-Übung:

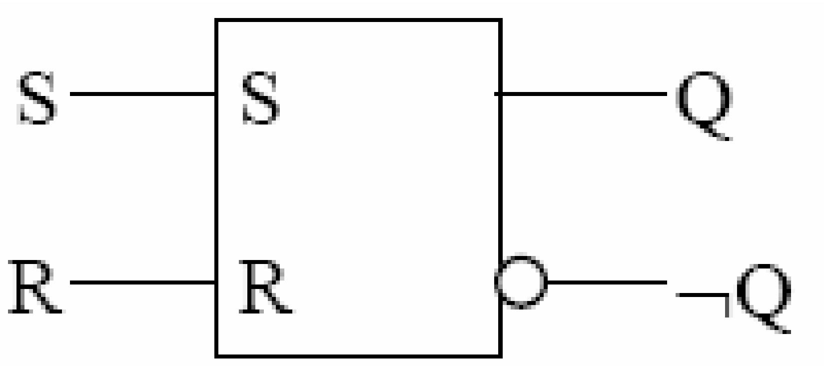
Zeichnen Sie die Schaltung!

➔



NOR-RS-Flipflop

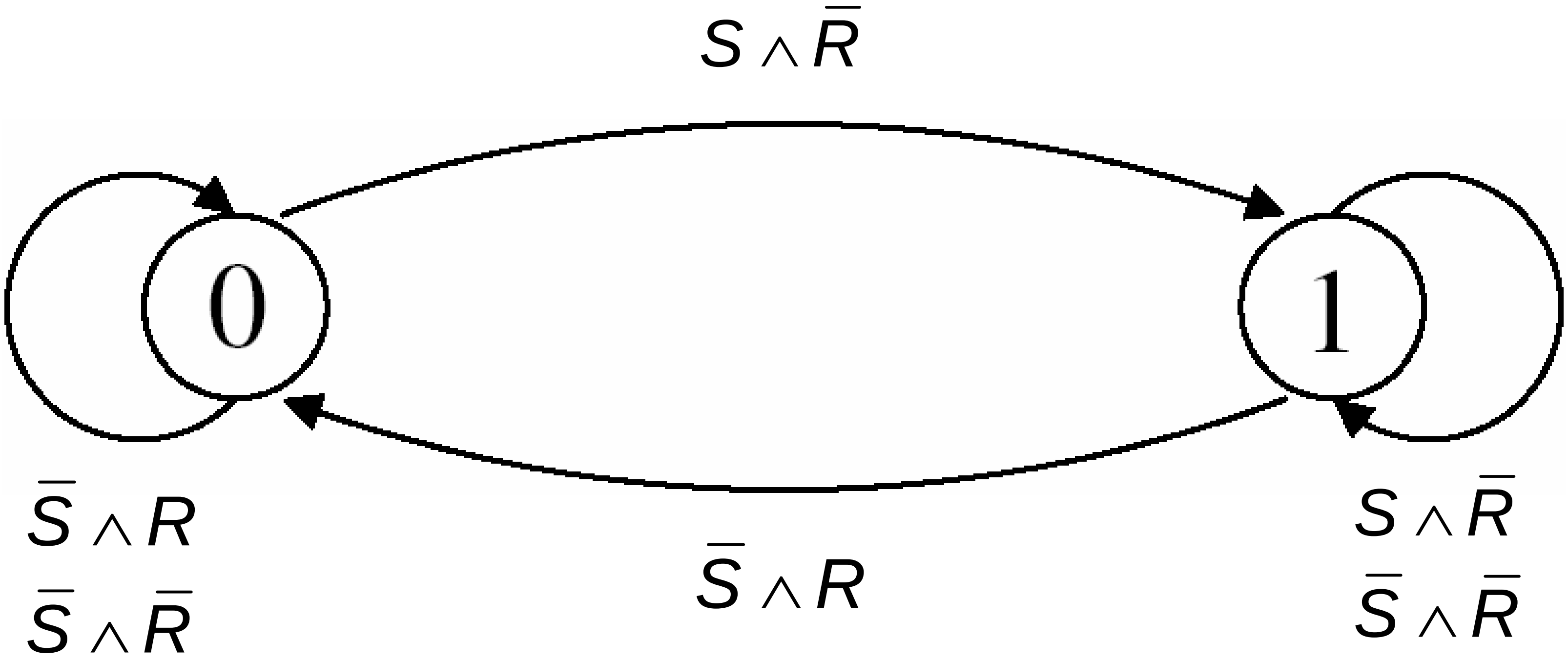
10.1 RS-Flipflop



Schaltsymbol für alle Varianten des **RS-Flipflop**

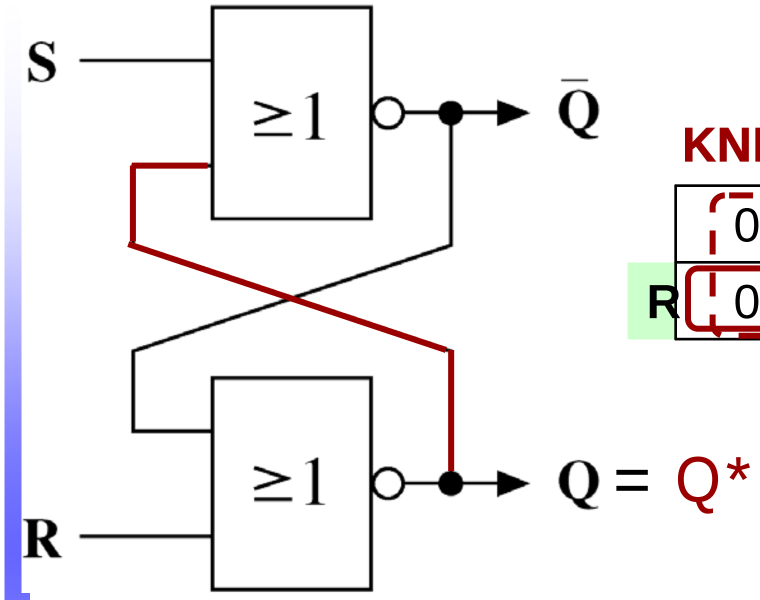
Bei Spezifikation des RS-Flip-Flops mit diesem Schaltsymbol ist das Verhalten bei der Eingangskombination **R,S=1 nicht spezifiziert**. Setzt man ein RS-Flip-Flop ein, sollte entweder diese Eingangskombination vermieden werden, oder die verschiedenen Ausgangswerte unterschiedlicher Realisierungen sind akzeptabel.

10.1 Zustandsdiagramm RS-Flipflop (-Latch)



- einfaches Speicherelement zur Aufnahme der binären Werte 0 oder 1
- nicht getaktet („allzeit bereit“)
- allgemein: Bistabile Kippstufe (Flip-Flop)

10.1 Wahrheitstafel NOR-RS-Flipflop



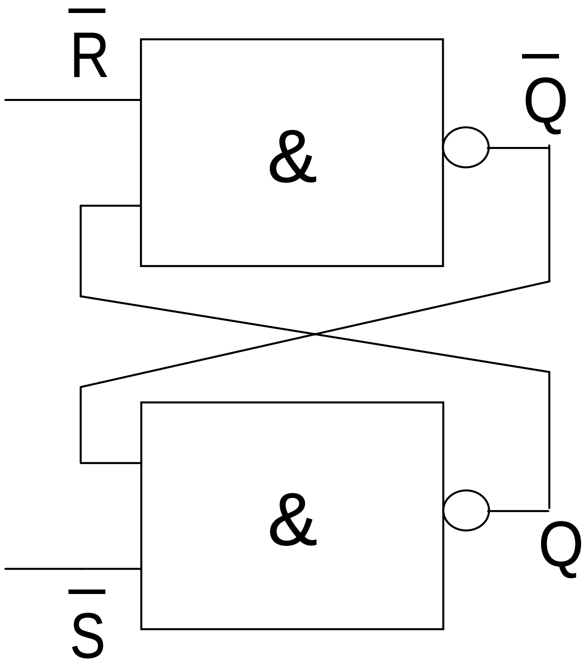
KNF	Q*	Q*	
	0	1	1	1
R	0	0	*	*
			S	S

S	R	Q*	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	*
1	1	1	*

Bei **R=S=1** wird Q=¬Q=0

Dieser Zustand macht keinen Sinn und ist damit **nicht definiert!**

10.1 Wahrheitstafel RS-Flipflop aus NAND



Bei **R=S=0** wird Q=¬Q=1

Dieser Zustand macht keinen Sinn und ist damit **nicht definiert!**

$\overline{R}$	$\overline{S}$	Q*	Q
0	0	0	*
0	0	1	*
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

10 Zwischenbemerkung

- Gatterbedingte Laufzeiten haben wir bisher außer Acht gelassen.
- Diese bedingen ein besonderes zeitabhängiges Verhalten
  - Diese können in realen Schaltungen Probleme bereiten
  - Muss man daher berücksichtigen und daher auch modellieren.

➔

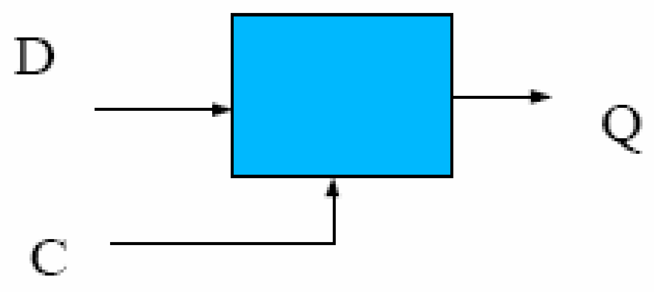
Hazards und (zeitliche) Läufe werden wir später betrachten

10.1 Gesteuerte Flip-Flops

Das RS-Flipflop (RS-Latch) übernimmt zu jedem beliebigen Zeitpunkt Werte von seinen Eingängen auf den Ausgang.

- Das ist nicht immer erwünscht!

Lösung: gesteuerte Flip-Flops



C ist der Steuer-,

D Dateneingang,

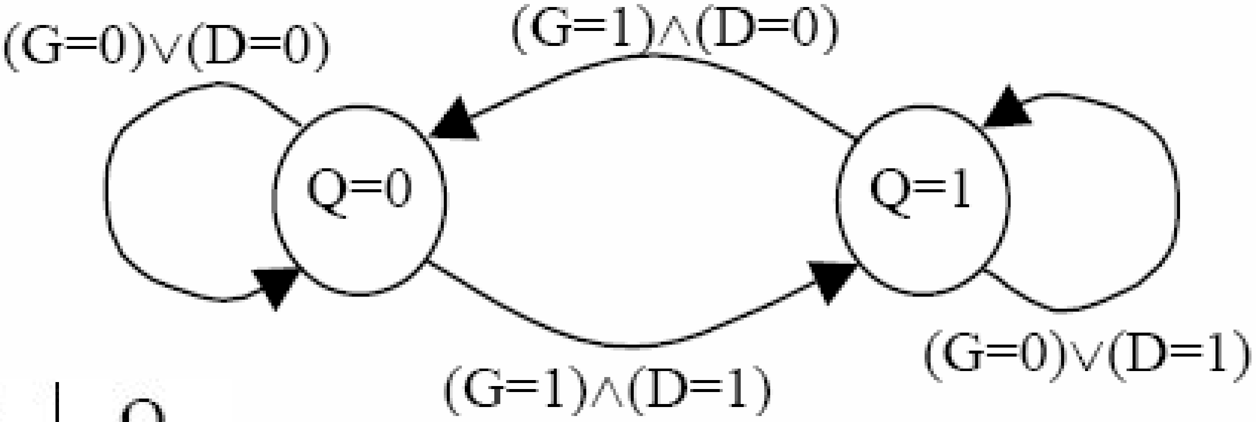
Q der Ausgang

Bei diesem Latch ist im Load-Zustand (C = 1) der Eingangwert D am Ausgang Q sofort sichtbar. Man spricht deshalb auch von einem „transparenten Flip-Flop“.

Bei Wechsel zu C = 0 wird der augenblickliche Eingangswert gespeichert.

10.1 Pegelgesteuerte D-Flip-Flops

C wird auch mit G bezeichnet (Gate, Tor)



→ Zustandsdiagramm

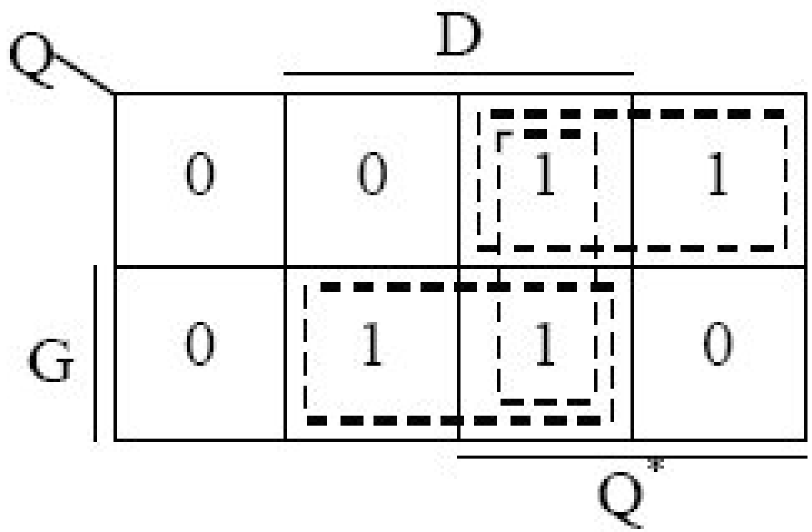
Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

Hörsaal-Übung:

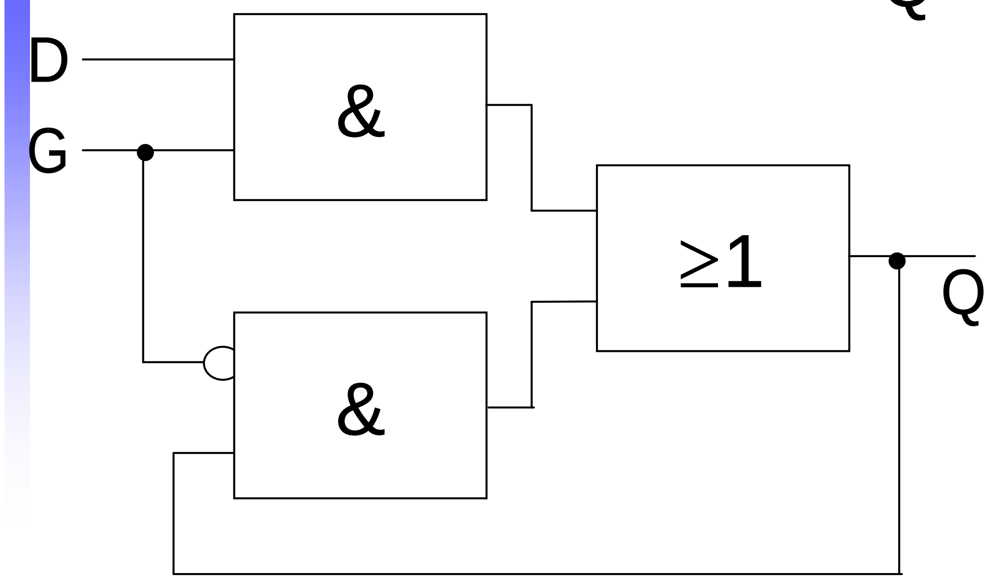
- KV-Diagramm
- Disjunktive Minimalform
- Schaltung

10.1 Pegelgesteuerte Flip-Flops (2)

Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1



$$Q = (D \wedge G) \vee (\neg G \wedge Q^*)$$

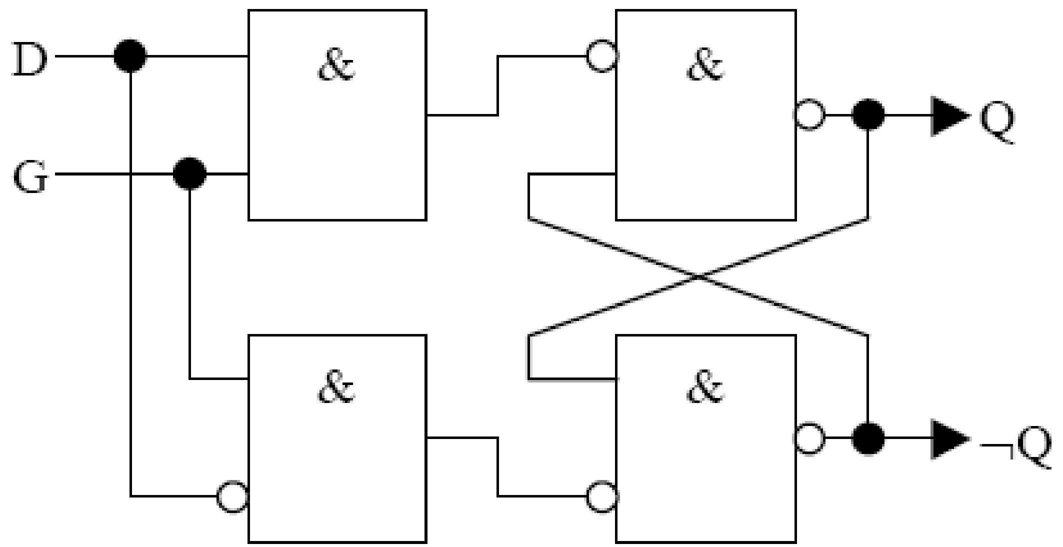


Übung zu Hause:

- Überführen in Schaltung mit ausschließlich NAND-Gattern
(evtl. invertierte Eingänge)

10.1 Pegelgesteuerte Flip-Flops (3)

Q^*	G	D	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1



Ausgehend von unserem RS-FF kann das pegelgesteuerte D-Flip-Flop kann auch dadurch hergeleitet werden, daß man beim pegelgesteuerten RS-Flip-Flop den S-Eingang direkt und den R-Eingang invertiert mit dem D-Signal verbindet.

10.1 Pegelgesteuertes SR-Flip-Flop

Entsprechend ist ein pegelgesteuertes SR-FF mit NAND-Gattern realisierbar: